

Klaus Schlenzig · Peter Ekne

CMOS-Mosaik '85

Bauplan 59

Aus dem Inhalt

- Kurze CMOS-Kunde
- Hinweise für den Einsatz
- Schutzmaßnahmen und Einsatzregeln
- Eigenschaften der Serie *V 4000 D*
- Typenübersicht
- Einige Grundschaltungen
- Einsatzbeispiele zum Nachbau
- *typofix*-Folie und spezielle Hinweise

Inhalt

1. Einleitung

Die CMOS-Technologie hat zu den bisher wohl attraktivsten Lösungen für integrierte Digitalschaltkreise geführt. Ihre hervorragendsten Merkmale sind der extrem niedrige Energiebedarf im statischen Betrieb (sofern die vorgeschriebenen Logikpegel eingehalten werden) und der weite zulässige Bereich der Betriebsspannung.

Die Mikroelektronikindustrie der DDR hat in wenigen Jahren konsequent digitale CMOS-Schaltkreise entwickelt, die dem internationalen Standardsortiment entsprechen. Durch die Orientierung auf die Merkmale der gepufferten Serien bieten diese Schaltkreise viele attraktive Einsatzmöglichkeiten auch in kleineren Verknüpfungen. Viele wichtige Details heben sie vorteilhaft von den bisher dem Amateur vorrangig noch zugänglichen ungepufferten Typen aus älteren Importen der Industrie ab, wie sie u. a. noch im Mittelpunkt eines Informationsbeitrags im 2. Band der »Mikroelektronik in der Amateurpraxis« (geschrieben 1982) standen. Der Bauplan wird daher auch diese Unterschiede herausarbeiten.

In 3 Entwicklungsetappen entstanden bis 1984 in 2 Betrieben des Kombinats Mikroelektronik insgesamt 22 Typen. 5 davon werden ab Ende 1984 auch als preisgünstige Amateurtypen erhältlich sein. Ein großer Teil davon wird bereits seit etwa Mitte 1983 angeboten, u. a. auch vom Elektronikversand Wermsdorf. Es ist an der Zeit, diesem Schaltkreissortiment einen alle Interessenten schnell informierenden Bauplan zu widmen. Mit dem Erscheinungstermin September 85 dürfte sich etwa der Zeitpunkt der vollen Verfügbarkeit aller 22 Typen auch für den Amateur decken.

Das entstandene Informationsbedürfnis zu den wichtigsten Basisinformationen soll dieser Bauplan befriedigen. Das ist wieder verbunden mit einer kleinen Sammlung sofort nachvollziehbarer Anwendungsbeispiele (Leiterbilder in gewohnter Weise auch auf *typofix* erhältlich).

Der Bauplan soll die durch die Baupläne 37 (TTL-Schaltkreise) und 43 (Hochvolt-MOS-Schaltkreise) begonnene Tradition fortsetzen. Da gerade einige der interessantesten Schaltkreise erst in den letzten Wochen vor Erarbeitung dieses darum so aktuellen Themas greifbar wurden, sind über die gebotenen Beispiele hinaus noch viele weitere amateurgerechte Anwendungen zu erwarten. Dem an umfangreicheren Systemen Interessierten bietet der Bauplan mindestens die eingangs angesprochenen Basisinformationen. Alle anderen Leser jedoch dürften im Wechselspiel zwischen Nachbau der Beispiele und Hineindenken in die Besonderheiten der CMOS-Technik die nötigen Fertigkeiten zum selbständigen Weiterarbeiten erwerben. Und sie werden sicherlich feststellen, daß es mit CMOS wirklich Spaß macht zu arbeiten.

2. Kurze CMOS-Kunde

CMOS bedeutet frei übersetzt komplementäre Schaltungstechnik mit Metalloxid-Feldeffekttransistorelementen. Komplementär heißt in diesem Falle, daß jeweils ein n- und ein p-Kanalelement in Serie zwischen positiver und negativer Betriebsspannung liegen. Die Eingänge beider Elemente sind verbunden. Sie stellen kleine Kondensatoren dar, die im Idealfall den Gleichstrom völlig sperren. Je nachdem, ob der Eingang eine nahe der positiven Speisespannung oder nahe Null liegende Spannung erhält, leitet der untere oder der obere Kanal der in Bild 1 dargestellten einfachen Grundschaltung. Die Reihenfolge dieser Beschreibung entspricht der tatsächlichen Zuordnung, das heißt, hohe Eingangsspannung bedeutet kleine Ausgangsspannung. Die Schaltung nach Bild 1 stellt also einen Inverter dar: H am Eingang führt zu L am Ausgang und umgekehrt.

Innerhalb von CMOS-Systemen wird ein solcher Ausgang so gut wie nicht gleichstrommäßig belastet. Vielmehr addieren sich die kapazitiven Belastungen, repräsentiert durch die angeschlossenen Eingänge anderer CMOS-Einheiten. Darum ist der systeminterne Lastfaktor recht hoch. Man kann durchaus 50 Eingänge an einen Ausgang anschließen. Die kapazitive Belastung wirkt sich erst aus, wenn das System zu arbeiten beginnt, das heißt, wenn sich die anliegenden Pegel ändern. Je schneller das geschieht, um so rascher müssen die angeschlossenen Eingänge umgeladen werden – immer nahezu mit dem gesamten Hub der Betriebsspannung. Das bedeutet Verlustenergie in den Kanalwiderständen der Ausgangsschaltung. Je höher die Frequenz, um so höher die Verluste. Das Umladen von Kapazitäten bringt außerdem Zeitkonstanten und Phasenverschiebungen des Signals, es beeinflußt weiterhin die Flankensteilheit der Impulse. 15 µs werden vom Hersteller für normale CMOS-Eingänge maximal zugestanden, bis die jeweilige Flanke von 10 % der Impulsamplitude auf 90 % gestiegen oder (umgekehrt) gefallen ist. Das hat gute Gründe, und sie sind besonders gravierend geworden, seit man CMOS-Ausgänge puffert.

Die ersten CMOS-Schaltkreise (international gesehen) waren tatsächlich so einfach im Ausgang ausgelegt wie die Darstellung in Bild 1. Damals kämpfte man noch um jeden Quadratmikrometer Fläche auf dem Siliziumchip. Denn: CMOS-Schaltungen brauchten erheblich mehr Fläche als in der Anwendung mit ihnen vergleichbare bipolare Schaltungen. Diese direkte Ausgangsschaltung hatte jedoch eine Reihe von Nachteilen. Da war zunächst die geringe Verstärkung eines solchen Inverterelements. Das brachte beim Umschalten eine relativ »weiche« Übergangskennlinie. Des weiteren waren die Kanalwiderstände nicht gerade klein. Das bedeutete eine geringe statische Ausgangsbelastbarkeit, wichtig im »Interface« mit der Umgebung des Systems, wo Steuerströme verlangt werden. Hohe Kanalwiderstände im Verein mit noch relativ großen Elementen auf dem Chip – was wiederum größere Eingangskapazitäten hieß – rückten diese CMOS-Familien ans Ende der Anwendungsskale, wenn es um Schnelligkeit, sprich Frequenz, ging. Bei etwa 5 MHz war damit meist die obere Anwendungsgrenze gegeben. Doch das war schon ein Mehrfaches etwa der Hochvolt-MOS-Technik, der sie den extrem kleinen Ruhestrom voraus hatten und deren Einsatzgebiete ja auch gar keine so hohen Frequenzen erforderten. So vermochten schon diese ungepufferten CMOS-Typen überall dort, wo ihre Eigenschaften es zuließen, sowohl jene Hochvolt-MOS-Technik wie auch vielerorts »langsamere« TTL-Anwendungen vorteilhaft abzulösen. Dem Amateur werden von diesen in der DDR nicht hergestellten ersten CMOS-Familien vor allem die *K 176*-Reihe aus der UdSSR und NSW-Typen der Reihen *CD 4000 A* u. ä. bekannt sein. Als Restbestände der Industrie, die sich zunehmend auf gepufferte Typen umstellen konnte, gelangten sie in den Handel und waren noch 1984 vielerorts relativ preiswert zu erwerben.

Mit den technologischen Fortschritten auch auf dem Gebiet der CMOS-Technik gelang es, die einzelnen Elemente wesentlich kleiner zu fertigen. Das ließ mindestens 2 wichtige Verbesserungen zu: Die strukturbedingt erforderlichen Schutzmaßnahmen gegen Zerstörung infolge statischer Elektrizität konnten wesentlich umfangreicher und damit wirksamer gestaltet werden. Den Ausgängen der meisten Typen wurden »gepufferte« Trennstufen angefügt. Die von manchen Herstellern publizierten Innenschaltungen dieser neuen Typen sahen auf den ersten Blick nun vielleicht etwas verwirrend aus – ein NOR war beispielsweise nicht mehr unbedingt gleich als solches zu erkennen. Doch das Zusammenspiel brachte wieder die Zielfunktion. Aber Innenschaltungen im Detail wiederzugeben bringt dem Schaltungspraktiker heute nur noch in Spezialfällen wirklichen Nutzen. Wichtiger sind die Informationen des Herstellers über die Eigenschaften beim Einsatz, über die zulässigen Betriebsbedingungen und über die zu erwartenden Effekte beim Berühren von Grenzen (ein vor allem beim Amateur bisweilen aus Unkenntnis oder Sorglosigkeit gegebener Fall).

3. Hinweise für den Einsatz

Zu den wichtigsten Ergebnissen des Pufferns zählt zweifellos die erreichte hohe interne Verstärkung. Sie führt zu einer beeindruckenden Versteilerung der Übergangskennlinie. Bild 2 macht das qualitativ im Vergleich mit einem ungepufferten Typ deutlich. Verbunden damit ist, daß der Umschaltpunkt nahe der halben Betriebsspannung liegt. So hat die Familie der gepufferten Digitalschaltkreise eine sehr gute Störfestigkeit. Beim Betrieb mit 5 V gelingt es bei entsprechenden Betriebsfrequenzen auch ohne große Probleme, CMOS- und (besonders LS-) TTL-Schaltkreise im gleichen System zu benutzen. Schließlich arbeiten ja auch beide in »positiver Logik«.

Die hohe Gesamtverstärkung (man spricht von rund 60 dB gegenüber weniger als 30 dB bei den ungepufferten Typen) bringt aber auch Probleme: Sie liegen im Übergangsbereich. Nach außen hin bleibt ein Eingangssignal tatsächlich jetzt fast bis zur Hälfte der Betriebsspannung ohne Wirkung. Innen jedoch – sozusagen »vor« der Pufferstufe – ist die Schaltung »weich« geblieben. Das heißt, es fließen Querströme, sobald sich die Eingangsspannung vom sauberen H- oder L-Pegel entfernt. Schon 0,5 V können sich dabei spürbar auswirken. Man erkennt es bei einer Messung der Stromaufnahme des Schaltkreises. Bild 3 zeigt das Ergebnis eines solchen Tests.

Wenn die Eingangsspannung sich in der Nähe des Umschaltpunkts zu langsam ändert, so beantwortet das ein ungepufferter Typ meist nur mit entsprechend höherer Stromaufnahme. Ein gepufferter dagegen beginnt zu schwingen. Die Frequenz dieser Schwingung liegt im Megahertzbereich. Außerdem entsteht dadurch wiederum eine recht hohe Verlustleistung in Form von Wärme im Schaltkreis. Daher die Herstellerforderung nach steilen Schaltflanken von höchstens 15 µs Übergangszeit. Diese Auflage läßt sich im System meist erfüllen. Eingangsgrößen aus der Umgebung dagegen ändern sich oft wesentlich langsamer. In solchen Fällen helfen spezielle Schaltungen, Schmitt-Trigger z. B. Man kann einen Schwellwertschalter aus Gattern zusammensetzen, wie es beispielsweise noch Bauplan 37 in TTL-Technik zeigte. Das CMOS-Sortiment unserer Industrie enthält jedoch einen integrierten Schmitt-Trigger-Schaltkreis, was die Sache wesentlich vereinfacht. Dazu später mehr.

Gepufferte Typen haben im Unterschied zu ungepufferten recht niedrige Kanalwiderstände, und sie unterscheiden sich auch in den beiden Richtungen (von Plus her und nach Masse hin) nicht mehr. Daher sind die Ausgänge besonders oberhalb von 5 V Betriebsspannung durch Kurzschlüsse gefährdet. Konnte man bei ungepufferten Typen bisweilen einen Transistor als Ausgabeelement unbedenklich direkt an einen Ausgang legen, wenn dieser keinen strengen Logikpegelforderungen unterlag, so ist das bei gepufferten Typen auf jeden Fall zu vermeiden.

Unbedingt eingehalten werden muß auch die obere Betriebsspannungsgrenze. Strukturbedingt enthält nämlich jede CMOS-Einheit einen leider nicht zu vermeidenden sogenannten parasitären Thyristor. Er zündet, wenn die zulässige Betriebsspannung auch nur kurzzeitig überschritten wird, und führt infolge des dann auftretenden hohen Querstroms zur Zerstörung des Schaltkreises. Man muß also in der Stromversorgung Maßnahmen treffen, die sowohl das statische Überschreiten der zugelassenen 15 V verhindern als auch Störimpulse auf diesen Wert begrenzen. Einen gewissen zusätzlichen Schutz stellt die Regel dar, CMOS-Stromversorgungen im entnehmbaren Strom auf den erforderlichen Höchstwert zu begrenzen. Insgesamt läßt sich also der Vorteil der CMOS-Technik gegenüber anderen Schaltkreisserien bezüglich des weiten zulässigen Bereichs der Speisespannung und der dadurch unproblematischen Versorgung nicht immer voll nutzen. Noch am besten dürfte der Einsatz mit Batteriespeisung und ohne direkte Kopplung mit impulserzeugenden Peripherieschaltungen diesen Vorstellungen entgegenkommen. In netzversorgten und mit Störquellen verbundenen Schaltungen dagegen sollte der zweckmäßigsten Stromversorgungsschaltung größere Aufmerksamkeit gewidmet werden. Dabei bietet sich heute z. B. der Einsatz integrierter einstellbarer Spannungsregler aus der Reihe *B 3170* an. Man bedenke jedoch, daß durch diese relativ »langsamen« Regler hindurch schnelle Spannungsimpulse dennoch durchgreifen können. Z-Dioden mit Durchbruchsspannungen unter 15 V, aber deutlich über der vom Regler konstant gehaltenen Spannung liegend, oder auch Varistoren in diesem Bereich sind für härtere Einsatzfälle daher durchaus am Platze.

4. Schutzmaßnahmen und Einsatzregeln

4.1. Schutzbeschaltung

Bild 4 zeigt die umfangreiche Schutzbeschaltung von modernen CMOS-Typen. Sie gewährt aber keinen unbegrenzten Schutz. Das Durchbrechen der »hauchdünnen« Isolierschichten der Eingangselektroden kann nur durch weitere Vorsichtsmaßnahmen verhindert werden. Viele diesbezügliche Anwendungsregeln gehen bereits aus den bisherigen Ausführungen hervor. Der Hersteller hat in der Firmenschrift »Einbau- und Lötvorschriften« alle wichtigen Regeln zusammengefaßt. Es folgt nun eine den bisherigen Text ergänzende Zusammenfassung daraus, erweitert um einige zusätzliche Empfehlungen.

4.2. Behandlungsrichtlinien bezüglich elektrostatischer Gefahren

Bei Lagerung und Transport sowie am Arbeitsplatz sind die folgenden Hinweise zu beachten:

- Statische Aufladungen unbedingt vermeiden.
- Schaltkreise auf leitfähigen Unterlagen aufbewahren.
- Erst kurz vor Einbau entnehmen.
- Als jeweils letztes Bauelement einsetzen.
- Geerdete Lötkolbenspitze möglichst eines vom Transformator gespeisten Lötkolbens benutzen.
- Da auch Zunder isoliert, Spitze öfter mit Arbeitsplatzmasse in Berührung bringen.
- Vor dem Berühren Ladungsausgleich zwischen Arbeitsplatz, Mensch und Verpackung sicherstellen (anfassen).
- Leitende, geerdete Arbeitsplatte verwenden (z. B. kupferkaschiertes Basismaterial).
- Industriell wird Armband empfohlen, das über 100 bis 200 kΩ (2 W) mit der geerdeten Arbeitsplatte zu verbinden ist.
- Die relative Luftfeuchte soll mindestens 40 % betragen.
- Anschlüsse möglichst nicht mit der Hand berühren; auf jeden Fall vor Entnehmen Ladungsausgleich durchführen (s. o.).
- Kleidung, Sitzmöbel und Fußbodenbelag dürfen keine elektrostatischen Aufladungen erzeugen. Daher ungelackte Holzstühle mit Stoffpolster benutzen, keine Dederonkleidung, keine synthetischen Teppiche.

4.3. Schaltungsgrundregeln

- Integrierte Schutzdioden nicht für Schaltungszwecke verwenden.
- Nichtbelegte oder durch »i. V.« gekennzeichnete Anschlüsse außer in speziellen, vom Hersteller genannten Fällen nicht beschalten.
- Auch kurzzeitiges Überschreiten der festgelegten Grenzwerte unbedingt vermeiden (Vorsicht beim Abschalten induktiver Bauelemente wie Relais u. ä.).
- Falschgepolte Betriebsspannung vermeiden, kann Schaltkreis zerstören! Ursachen von Falschpolung sind u. a. verpolte Betriebsspannung, falsches Einsetzen des Schaltkreises, z. B. auch in eine zu große Meßfassung (von der Zahl der Anschlüsse her), fehlende Masse, Prüfen mit ungeeigneten Meßmitteln.
- An den Stirnseiten herausragender Trägerstreifen darf nicht leitend mit anderen Schaltungsteilen in Berührung kommen.
- Unbenutzte Eingänge sind je nach Funktion mit U_{DD} (NAND) oder U_{SS} (also meist Masse; NOR) zu verbinden. Sonst kann die Eingangskapazität undefiniertes Potential aus der Umgebung aufnehmen. Das bringt den Schaltkreis leicht in den gefährlichen Übergangsbereich zwischen L und H, die Stromaufnahme steigt drastisch, und eine Zerstörung ist möglich. Auch Eingänge unbenutzter Schalteinheiten sind derart definiert vorzuspannen.

4.4. Leistungsaufnahme

Die statische Leistungsaufnahme setzt sich aus dem Produkt der Sperr- und Oberflächenleckströme und der Betriebsspannung zusammen. Zu erwarten sind einige hundert Nanowatt (10^{-9} W). Die dynamische Leistungsaufnahme hat mehrere Komponenten:

– Stromspitzen beim Durchlaufen des Übergangsbereichs, wenn n- und p-Kanal gleichzeitig leiten. Das macht in der Praxis etwa 10 % der gesamten Leistungsaufnahme aus.
– Auf- und Entladeströme durch die Lastkapazität ergeben einen linear mit der Schaltfrequenz und quadratisch mit der Speisespannung wachsenden Anteil: $P_C = C_L \cdot U_{DD}^2 \cdot f$.
– Auch die internen Kapazitäten des Schaltkreises wirken sich in dieser Weise aus.

CMOS-Schaltkreise der V-Serie dürfen bis 70 °C mit insgesamt 300 mW, bis 85 °C fallend bis 150 mW belastet werden; je Gatter im Schaltkreis sind bei Einhalten dieser Gesamtbedingung 100 mW zulässig.

Bei Kurzschlüssen der Ausgänge gegen U_{DD} oder U_{SS} sind vor allem bei höheren Betriebsspannungen Ausfälle zu erwarten, nämlich dann, wenn dadurch die Gesamtverlustleistung überschritten wird. Höhere Betriebsspannung ist jedoch mit höherer Grenzfrequenz verbunden, so daß schon aus diesem Grunde nicht immer beispielsweise mit 5 V gearbeitet werden kann.

4.5. Stromversorgung

Bereits weiter vorn war auf die Problematik der oberen Grenze der Betriebsspannung hingewiesen worden. Bild 5 gibt für solche Extremfälle bezüglich Speisespannung und zu erwartenden Störimpulsen eine Empfehlung für eine Schutzbeschaltung, die auf jeder Leiterplatte einmal anzubringen ist. Für die Durchbruchsspannung der Z-Diode gilt $(U_{DD} - U_{SS}) < U_Z < 15$ V. Der Vorwiderstand wird so bemessen, daß auftretende Spannungsspitzen die Z-Diode nicht zerstören können. Man beachte, daß über ihm auch im normalen Betrieb ein Spannungsabfall entsteht. Das kommt jedoch der Regel entgegen, den verfügbaren Strom dem nur tatsächlich erforderlichen anzupassen (Strombegrenzung, wenn der parasitäre Thyristor zündet). Daraus folgt, daß diesen Regeln nicht unterworfene Schaltungsteile auf der »höheren« Seite (vor dem Widerstand) anzuschließen sind. Das wiederum zwingt zu Überlegungen bezüglich Spannungsunterschieden zwischen diesen Schaltungsteilen und der CMOS-Schaltung. Es muß gewährleistet bleiben, daß Eingangsspannungen für die CMOS-Schaltung von solchen Schaltungsteilen her weiterhin unter der CMOS-Betriebsspannung bleiben!

Der Keramik-Scheibenkondensator parallel zur Z-Diode unterstützt einerseits bei Schaltspitzen in der Schaltung die Speisespannung und fängt andererseits auch schnelle Spannungsspitzen aus der Versorgungseinheit ab.

4.6. Eingangsspannungen

Weil dies ein so wichtiges Detail des Einsatzes ist, klang es schon mehrmals in diesen Betrachtungen an: Da die Eingangs-Schutzdioden ab etwa 0,5 V verpolter Eingangsspannung leiten, muß stets dafür gesorgt werden, daß die Eingangsspannung U_I im Bereich $(U_{SS} - 0{,}5\ \text{V}) < U_I < (U_{DD} + 0{,}5\ \text{V})$ bleibt. (U_{DD} ist die positive Betriebsspannung; U_{SS} nennt man bei CMOS-Schaltungen die negative Betriebsspannung. Sie ist meist mit Masse identisch.) In vielen Einsatzfällen können Widerstands-Dioden-Netzwerke zusätzlich die Einhaltung der U_I-Regel unterstützen.

Zeitlich muß dafür gesorgt werden, daß stets die Reihenfolge $U_{DD} - U_I$ beim Einschalten und $U_I - U_{DD}$ beim Ausschalten eingehalten wird. U_I ohne U_{DD} ist unzulässig! Es kann z. B. dazu führen, daß (vgl. Bild 4) die Eingangsdiode 1 leitend wird und daß damit die Eingangsspannung zur Versorgungsspannung des Schaltkreises wird!

Wo sich die Eingangsregeln nicht mit Sicherheit einhalten lassen, müssen unter Berücksichtigung der Eigenschaften der Gesamtschaltung Schutzwiderstände vor den Eingängen vorgesehen werden. Sie sollen mögliche Eingangsströme auf höchstens 10 mA begrenzen. Das bedeutet allerdings zusammen mit der Eingangskapazität ein zusätzliches RC-Glied, so daß sich die Schaltgeschwindigkeit verringert.

Da längere Signalleitungen vor Eingängen die Gefahr eingekoppelter Störsignale erhöhen, ist auch in solchem Fall ein Serienwiderstand zu empfehlen, dem unter Berücksichtigung der Schaltungsdaten eine Kapazität zwischen Eingang und Masse zuzuordnen ist.

Beim Zusammenschalten mit TTL-Ausgängen sollte ein »Pull-up«-Widerstand nach Plus der TTL-Speisespannung dafür sorgen, daß bei gesperrtem TTL-Ausgang ein für die CMOS-Schaltung ausreichender H-Pegel gesichert wird (Bild 6).

Für die Eingangsimpulsflanken sind nicht mehr als 15 µs zugelassen, weil sonst z. B. bei getakteten Schaltungen kein exaktes Triggern mehr möglich ist. In solchen Fällen also einen *»4093«* einsetzen! Ab etwa 1 ms Anstiegs- und Abfallzeiten schließlich entstehen, wie ebenfalls schon kurz erwähnt, durch die meist im Millivoltbereich liegenden Störspannungen auf U_{DD} und U_I Schwingungen auf den Flanken der Ausgangsimpulse.

4.7. Ausgänge

Es gelten folgende Herstellerregeln:
– Zulässige Verlustleistung einhalten.
– Kurzschlüsse vermeiden.
– Keine Ausgänge miteinander verbinden, außer bei Tri-State-Ausgängen oder unter Einhaltung der folgenden Regel.
– Parallelschalten von Gattern für größere Ausgangsbelastung ist nur bei Gattern desselben Schaltkreises zulässig. Dabei muß wieder die je Ausgang erlaubte maximale Verlustleistung eingehalten werden.
– Ausgangslasten nur an Spannungen legen, die höchstens gleich der Betriebsspannung der Schaltkreise sind; allgemeiner: Diese Spannungen müssen im Bereich zwischen U_{DD} und U_{SS} bleiben.
– Ausgangslastkapazitäten unter 5 nF halten, P_C-Gleichung beachten.
– Überlasten von Ausgangstransistoren ist auch möglich, wenn der Schaltkreis im »quasilinearen« Verstärkerbetrieb oder als Multivibrator arbeitet. Der Hersteller empfiehlt dafür ungepufferte Typen wie den *V 4007 D*. Aber auch mit dem *4093* sind Multivibratoren problemlos zu realisieren.

4.8. Batteriebetrieb

Viele mit CMOS-Schaltkreisen bestückte Geräte sind – unterstützt durch den extrem kleinen Ruhestrombedarf bei sauberen Ruhepegelverhältnissen – als ortsunabhängige, batteriegespeiste Einheiten konzipiert. Vor allem der Amateur wird von diesen Möglichkeiten gern Gebrauch machen. Diese Geräte sind aber im allgemeinen nicht definiert geerdet. Es gibt daher viele Wege für das Eindringen von die Schaltkreise gefährdender elektrischer Energie. Der Hersteller nennt 3 kritische Fälle:
– Gerät führt hohes Potential (+ oder −), der es berührende Mensch befindet sich auf Erdpotential.
– Gerät führt Erdpotential, der Mensch ist geladen.
– Beide Partner sind unterschiedlich aufgeladen.

Daher wird empfohlen:
– Gehäuse aus Metall (bzw. aus kupferkaschiertem Basismaterial) oder aus antistatischem Material (Holz, bestimmte Plastwerkstoffe).
– Gehäuse mit Antistatikmitteln behandeln (Spray, Tuch).
– Antistatische Verpackung benutzen.
– Beim Verpacken und beim Batteriewechsel hohe relative Luftfeuchte anstreben (> 50 %).

Im Gerät selbst gibt es noch einige schaltungstechnische Möglichkeiten, die die Wirkung von elektrostatischen Entladungen vermindern. Diese Entladungen kommen bei sonst richtig konstruierten Geräten (Ein- und Ausgangsschutz!) vor allem über die Batterieklemmen in das Gerät. Daher gilt:
– Die Betriebsspannungsanschlüsse sind zunächst direkt an den Schaltkreis zu führen. Müssen andere Schaltkreiseingänge galvanisch oder kapazitiv mit einem Betriebsspannungspol verbunden werden, dann bitte direkt am Schaltkreis.
– Bei Oszillatoren sollten Trimmer und Festkondensator im Sinne eines kapazitiven Spannungsteilers an unterschiedliche Betriebsspannungspole angeschlossen werden.
– Alle Leitungen sind so kurz wie möglich zu gestalten.
– In die Zuleitungen von der Batterie sind gegebenenfalls 10-µH-Drosseln zu legen und an die Schaltkreis-Versorgungsanschlüsse keramische Scheibenkondensatoren von 10 bis 100 nF.
– Schaltkreisanschlüsse, die aus Gründen der Gerätefunktion nach außen geführt werden müssen, sind unter Berücksichtigung der weiterhin einwandfreien Funktion mit RC- oder (und) RD-Beschaltungen zu schützen. Die Bedingungen gehen aus den bisherigen Ausführungen hervor.
– Eingänge, die (nicht nur bei Batteriegeräten!) generell im Betrieb zeitweise offen bleiben müssen, sind über höchstens 10 MΩ an U_{DD} oder U_{SS} zu legen, je nach Schaltkreistyp.

5. Eigenschaften der Serie *V 4000 D*

CMOS-Schaltkreise wurden in 2 Betrieben des Kombinats Mikroelektronik entwickelt. Die 4 Typen des VEB ZFTM Dresden waren als erste auch für Amateure greifbar. Über die mit einem *S* statt *U* gekennzeichneten verbilligten Amateurtypen gibt es Datenmaterial, dessen Hauptaussagen in Tabelle 1 zusammengefaßt worden sind. Das *U* stellt keinen Druckfehler dar. Es bedeutet, daß diese Typen zunächst nur für den Betriebstemperaturbereich von 0 bis +70 °C vorgesehen waren. (Die Amateurtypen werden ohnehin nicht in diesem großen Bereich geprüft, wenn sie auch real oft bis zu den Grenzen der Standardtypen funktionieren.) Bis zum Erscheinen dieses Bauplans dürften aber in Anpassung an das übrige Sortiment ebenfalls *V*-Versionen (−25 bis +85 °C) vorliegen. Es sei daher gestattet, in diesem Bauplan einheitlich das *V* zu benutzen bzw. eben nur mit den Typennummern zu operieren. Gerade bei den meisten Amateuranwendungen spielen diese Unterschiede ohnehin meist keine Rolle.

Die für den Bauplanleser wichtigsten Daten der Standardtypen des VEB Mikroelektronik *Karl Marx* (Amateurtypen von dort sind mit einem *S1* hinter der Typennummer gekennzeichnet) sind Tabelle 2 und den folgenden Angaben zu entnehmen:

- Bei Gatterschaltkreisen liegt die Stromaufnahme I_{DD} in Abhängigkeit von der Betriebsspannung zwischen 5 und 30 µA.
- Bei Flip-Flop, Zählern und Schieberegistern können I_{DD}-Werte bis etwa 500 µA auftreten.
- Standardtypen der V-Serie können zwischen −25 und +85 °C eingesetzt werden.
- Die Flankensteilheit von Eingangssignalen soll nicht größer als 15 µs sein.
- Die Eingangskapazität beträgt einheitlich maximal 7,5 pF.
- Eine maximale Lastkapazität von 5 nF ist zulässig.
- Je Ausgang sind 100 mW Verlustleistung zugelassen, doch je Schaltkreis dürfen insgesamt 300 mW bis zu 70 °C nicht überschritten werden.
- Die dynamischen Parameter liegen im Nanosekundenbereich und verbessern sich mit wachsender Betriebsspannung. Für den Typ *V 4029 D*, einen Zählerschaltkreis, werden beispielsweise folgende maximale Taktfrequenzen genannt: 2 MHz bei 5 V, 4 MHz bei 10 V und 5,5 MHz bei 15 V.

6. Typenübersicht

Eine nach Typennummern geordnete Übersicht zu allen ab 1984 vorliegenden CMOS-Digitalschaltkreisen aus der Inlandsfertigung gibt Tabelle 3. Tabelle 4 wiederholt diese Darstellung in der Ordnung nach Typengruppen. Das erleichtert oft Einsatzentscheidungen. Das Datum der Produktionsaufnahme (Richtwert) dürfte dem Amateur helfen einzuschätzen, mit welcher Wahrscheinlichkeit er 1985 bestimmte Typen auch schon im Amateurbedarfshandel antreffen wird. Die folgenden Kurzbeschreibungen sind nach Tabelle 4 geordnet.

6.1. Gatter

Die von TTL her geläufigen NAND-Gatter mit einer unterschiedlichen Zahl an Eingängen wiederholen sich in CMOS-Technik in den Typen *4011, 4012* und *4023* in der Reihenfolge 4 Gatter mit 2, 2 Gatter mit 4 und 3 Gatter mit 3 Eingängen. Man beachte aber die von der TTL-Technik stark abweichende Anschlußbelegung (Bild 7). Einheitlich wie bei TTL sind dagegen die Betriebsspannungsanschlüsse angeordnet (gilt für alle in diesem Bauplan vorgestellten Typen außer *4050*!): U_{SS} ist stets letzter Anschluß der 1. Reihe, also 7 bzw. 8, U_{DD} (d. h. die positive Speisespannung) liegt am letzten Anschluß der 2. Reihe (14 bzw. 16). Da die Pegelbedingungen bereits aus den allgemeinen Informationen hervorgehen und da auch zum Ein- und Ausgangsverhalten schon einiges erläutert worden ist, bleibt zu den einfachen Gattern nicht mehr viel zu sagen: Zum Sortiment gehören auch 2 ODER-Schaltkreise, der *4001*, ein 4fach-NOR mit je 2 Eingängen, und das ebenfalls 4fache Exklusiv-OR *4030*. Wer bisher nur mit TTL zu tun hatte, wird also einerseits mit vertrauter positiver Logik arbeiten können, sich bezüglich der NOR-Eigenheiten jedoch etwas eingewöhnen müssen. Dazu eignet sich der noch folgende Abschnitt zu Grundschaltungen der CMOS-Technik. Die Tabellen 5 bis 9 erleichtern den Umgang. Man beachte, daß 2 Eingänge nur 2 Bit, 4 aber eben 4 Bit verarbeiten können. Da die Aussage bezüglich des Ausgangspegels bei den 3- und 4-Eingangs-Typen jedoch stets nur dann L lautet, wenn alle Eingänge H führen, sind diese Funktionstabellen nicht in ihrer vollen Schrittlänge wiedergegeben worden.

6.2. Inverter und Treiber

Im internationalen Sprachgebrauch spricht man statt von Treibern oft auch von Puffern. Es sind dies Schaltkreise mit höherer Ausgangsbelastbarkeit, die den Übergang auch zu externen Schaltungen erleichtern und dabei deren Rückwirkungen auf das System abfangen sollen. Da man sowohl invertierende wie auch nichtinvertierende Typen braucht, sind im Sortiment beide enthalten. Den besonderen Bedingungen der Mikroprozessortechnik gemäß wird dabei auch ein Typ angeboten, der durch Tri-State-Verhalten Busbetrieb ermöglicht. Das heißt: Außer den Zuständen L und H an den Ausgängen kann dieser Schaltkreis (es ist der Typ *40098* – man beachte die Doppelnull!) auch in einen hochohmigen Ausgangszustand versetzt werden. In diesem Zustand nimmt er am übrigen »Schaltungsgeschehen« nicht teil. Seine Ausgänge können sich daher ein gemeinsames Leitungsbündel (den »Bus«) mit anderen Schaltkreisen teilen. Auf diesem Bus wird der Datenverkehr abgewickelt. Den Verkehrsfluß regelt man dabei mit entsprechend gewählten L- und H-Signalen an den Freigabeeingängen (»enable«) dieser Schaltkreise. Beim *40098* z. B. bedeutet L an den (negierenden) $\overline{CE}$-Eingängen normalen Inverterbetrieb. Von den 6 Invertern des *40098* sind 4 bzw. 2 bezüglich CE zusammengefaßt. Das kommt üblichen Wortbreiten entgegen (4 oder 8 Bit).

Die Tabellen 10 und 11 informieren über die speziellen Daten von *4050* (nichtinvertierend) und *40098* (invertierend). Es handelt sich dabei bereits um die Amateurvarianten dieser Schaltkreise.

Die Anschlußbelegungen gehen aus Bild 8 hervor (*4050* beachten!). Dort ist ein weiterer Schaltkreis zu erkennen. Er nimmt eine gewisse Sonderstellung im Sortiment ein. Das liegt zum einen daran, daß er keine Pufferstufen in den Ausgängen hat, und zum anderen an der Einzelzugänglichkeit der meisten seiner Anschlüsse.

Der *4007* kann dadurch multivalent genutzt werden. In den alten, ungepufferten internationalen CMOS-Serien Bewanderte werden außerdem erkennen, daß gewisse Vorzüge jener Typen mit dem *4007* neu genutzt werden können. So verkraftet der *4007* Oszillatorbetrieb ohne Gefährdung, läßt sich beliebig als Inverter ohne Übergangsschwingen auch bei ungünstigen Flankenbedingungen nutzen und kann außerdem die Zeitspanne überbrücken, bis der Analogschalter *4066* verfügbar sein wird. Analoganwendungen, digital oder auch mit Zwischenzuständen bei minimaler Belastung der Steuerquelle, sind überhaupt ein interessantes Experimentierfeld für diesen Schaltkreis beim Amateur. Dabei aber stets beachten, daß keine unzulässigen Spannungsbedingungen auftreten! Wie Bild 9 zeigt (diesmal ist die Detailinnenschaltung durchaus von Nutzen!), enthält der *4007* 3 p- und 3 n-Kanaltransistoren. Aus ihnen wurden 2 Komplementärpaare und 1 Inverter gebildet. Der Unterschied zwischen beiden Konfigurationen besteht vor allem darin, daß die Drainanschlüsse der beiden Paare einzeln herausgeführt worden sind, was den Einsatzspielraum erheblich vergrößert. Der Inverter dagegen stellt im Grunde einen ungepufferten Inverter alter Art dar mit der für manche Zwecke günstigen Besonderheit kleiner Verstärkung im Übergangsbereich. Das trifft selbstverständlich auch auf die beiden ebenfalls zu solchen Invertern verknüpfbaren Komplementärpaare zu.

6.3. Multifunktionsgatter, Multiplexer

Über die Wortwahl in der Überschrift und wohl auch bisweilen über die im Bauplan gewählte Typeneinteilung gibt es sicherlich unterschiedliche Ansichten. Sie wurde an internationale Unterlagen angelehnt. Die in diesem Abschnitt zusammengefaßten beiden Schaltkreise haben gemeinsam, daß man sie – sozusagen »auf höherer Ebene«, verglichen mit dem soeben vorgestellten *4007* – vielseitig nutzen kann.

Der *4019* enthält einen Multiplexer für 4 Bit mit je 2 Eingängen. Datenwort A wird an IA1 bis IA4 gelegt, Datenwort B an die entsprechenden B-Eingänge. Ein AND/OR-Auswahlgatter steuert mit seinen Eingängen A und B, was an den 4 Ausgängen erscheint. Dabei gilt On = IAn · IA + IBn · IB. Genauer heißt das: Liegen IA und IB an Masse, so bleiben auch die Ausgänge auf dem Pegel L. Bei H an IA und L an IB wird Wort A durchgeschaltet und umgekehrt. Führt sowohl IA als auch IB H, liefern die Ausgänge eine logische ODER-Verknüpfung der Eingangssignale. Das heißt: H an IAn oder IBn ergibt H an On. L erscheint bei dieser Verknüpfung an On, wenn An und Bn L erhalten. Man beachte, daß dieser Schaltkreis ein Datenwähler und kein Datenverteiler ist!

Als Multifunktionsgatter kann der mit 8 Eingängen (I1 bis I8) ausgestattete *4048* über 3 Steuereingänge (IA, IB, IC) auf ganz unterschiedliches Ausgangsverhalten gebracht werden. Zudem weist der

Ausgang noch Tri-State-Verhalten auf (Steuerung über OE), und über den Eingang Ex kann man die Logikeingänge erweitern. Es handelt sich also wiederum um einen besonders für die Mikroprozessortechnik überaus interessanten Schaltkreis.

Bild 10 informiert über Anschlußbelegungen und Logiksymbole der beiden Typen, und aus den Tabellen 12 und 13 läßt sich das logische Verhalten ablesen.

6.4. Schmitt-Trigger

In diesen Abschnitt paßt nur der *4093*. Gemäß Bild 11 ist der *4093* ein spezielles 4fach-NAND mit je 2 Eingängen. Diese Eingänge sind jedoch so gestaltet, daß ihnen langsam veränderliche Signale angeboten werden können. Bei einem von Exemplar und Höhe der Betriebsspannung abhängigen Pegelwert (zwischen 60 und 70 % von U_{DD}) schaltet der Ausgang von H auf L, aber erst zwischen 25 und 35 % von U_{DD} wieder von L auf H. Die Hysterese beträgt also 25 bis 30 % der Betriebsspannung. Der Ausgang des *4093* ist in der Lage, mindestens 1 TTL-Eingangslast in beiden Richtungen zu steuern. Er kann damit vielseitig genutzt werden.

6.5. Speicherregister

Im internationalen Sprachgebrauch werden die beiden im folgenden vorgestellten Schaltkreise als Latches bezeichnet. Für den Zustand der Beibehaltung der eingegebenen Daten unter bestimmten Eingangsbedingungen wurde dieser Begriff auch in deutschsprachigen Unterlagen übernommen. Die Tabellen 14 und 15 beweisen das. Bild 12 faßt Anschlußbelegungen und Logiksymbole der beiden Schaltkreise zusammen, um die es hier geht.

Der *4042* enthält 4 Zwischenspeicher, die über einen gemeinsamen Takt geladen werden. Diesen Schaltkreis nennt man auch 4-Bit-Auffangregister. Die an den 4 D-Eingängen anliegende Information wird gespeichert. Sie erscheint an den Ausgängen, wenn die Eingänge C und P gemeinsam H oder L erhalten. L an P heißt damit, daß bei L an C übernommen wird und im umgekehrten Fall mit H. Damit läßt sich das aktive Speichersignal frei wählen. Die Ausgangssignale sind auch in negierter Form verfügbar.

Der *4044* besteht aus 4 unabhängig voneinander verwendbaren RS-Flip-Flop. Sie werden jedoch gemeinsam über den Steuereingang CE bei Bedarf mit L in den hochohmigen Ausgangszustand versetzt. Es handelt sich also wieder um einen Schaltkreis mit Tri-State-Verhalten. Gemäß Tabelle 15 ergibt L an R L an Ausgang Q. Dieser Schaltkreis hat keine negierenden Ausgänge. Bei L an S führt Q H. Somit sind bezüglich der Pegel, wie Tabelle 15 auch zum Ausdruck bringt, die Eingänge R und S negierend.

Man beachte, daß dieser Schaltkreis nur ganz einfache, ungetaktete Flip-Flop enthält, was zu Einschränkungen im Einsatz führt (ungeeignet zum Zählen und für Schieberegister).

6.6. D- und Master-Slave-Flip-Flop

Dadurch, daß sich diese beiden Schaltkreise sowohl getaktet als auch im direkten Betrieb einsetzen lassen, unterscheiden sie sich wesentlich von dem im vorangegangenen Abschnitt mitbehandelten einfachen RS-Flip-Flop. Beide Schaltkreise enthalten jeweils 2 unabhängig voneinander nutzbare Einheiten. Die Tabellen 16 und 17 geben über das Verhalten dieser Flip-Flop bei unterschiedlichen Betriebsfällen Auskunft, während Anschlußbelegungen und Logiksymbole aus Bild 13 hervorgehen. Die Tabellen zeigen, daß für die getaktete Betriebsart die Eingänge R und S an L liegen müssen, während über sie in der direkten Betriebsart gesteuert wird.

Bei D-Flip-Flop *4013* wird die am Eingang D liegende Information in der getakteten Betriebsart mit der L/H-Flanke des an C anliegenden Taktes in das Flip-Flop übernommen und erscheint an den Ausgängen Q und $\overline{Q}$ normal und invertiert. In der direkten Betriebsart führt H an R zu L an Q und H an S zu H an Q.

Beim *4027* steuert die H/L-Flanke des Taktes an C zunächst die Übernahme der an den Eingängen J und K liegenden Informationen in den Masterteil des Flip-Flop. Die Potentiale der beiden Ausgänge ändern sich dabei noch nicht. Die folgende L/H-Flanke des Taktes bringt die Information intern vom Master in den Slave. Erst jetzt erscheint sie an den Ausgängen in direkter und invertierter Form. Im

Unterschied zu diesem getakteten Betrieb wird im direkten Betrieb wieder mit den Eingängen R und S gesteuert: H an S bringt Q auf H, während am negierten Ausgang L erscheint. Umgekehrt wird dieser Ausgang bei H an R H annehmen, während Q auf L geht.

6.7. Schieberegister

Von 3 Typen kann man das für einen bestimmten Zweck am günstigsten erscheinende Schieberegister auswählen.

2 getrennte 4-Bit-Schieberegister enthält der *4015*. Jede Einheit hat einen Eingang D für seriell einzugebende Daten und 4 parallele Ausgänge. Die L/H-Flanke des am Eingang C angelegten Taktes übernimmt die Information in die 1. Registerstelle und läßt sie dabei am 1. Ausgang erscheinen. Jede weitere L/H-Flanke schiebt die Information um eine Stelle weiter. Wenn also z. B. für 4 Takte ein H an D lag, so führt nach der 1. Taktflanke der 1. Ausgang dieses H, während nach 4 Taktflanken alle 4 Ausgänge auf H liegen. Wurde vor dem 3. Takt D auf L geschaltet, so liegt nach 4 Takten an den Ausgängen die Kombination LLHH. Wird der letzte Ausgang mit dem Dateneingang verbunden, entsteht ein Ringzähler, eine beliebte Anwendung von Schieberegistern auch beim Amateur. Um einen definierten Anfangszustand zu erhalten, bietet der R-Eingang die Möglichkeit, alle Ausgänge auf L zu schalten. Dazu muß R ein H erhalten. Solange R auf H gehalten wird, ist der Takt wirkungslos. Durch Kaskadieren (letzten Ausgang der 1. Einheit mit D-Eingang der 2. Einheit verbinden) gewinnt man ein Schieberegister mit 8 Stellen und damit für die serielle Betriebsart den Funktionsumfang von 2 × *D 195 D*, dem 4-Bit-Schieberegister der TTL-Technik, mit dem unschätzbaren Vorteil der extrem niedrigen statischen Stromaufnahme.

Zusätzliche Paralleleingänge bietet das 4stufige synchrone statische Schieberegister *4035*. Es kann daher je nach Beschaltung – vergleichbar mit dem *D 195 D* – sowohl seriell wie auch parallel genutzt werden. Entscheidend dafür ist der Pegel am Eingang P/$\overline{S}$: L ergibt seriell, H parallel. Die Parallelübernahme wird jedoch erst durch die folgende L/H-Taktflanke ausgelöst, die auch bei diesem Register die Datenweitergabe steuert. Der Steuereingang T/$\overline{C}$ (true/complement) bestimmt, ob die Daten direkt oder negiert an die Ausgänge gelangen. H bedeutet direkt, L negiert. Auch der *4034* kann mit H am Eingang R auf L für alle Ausgänge rückgesetzt werden. Der serielle Betrieb wird über die Eingänge J und $\overline{K}$ abgewickelt, aus denen man durch direktes Verbinden einen D-Eingang gewinnen kann. Hält man dagegen J auf H und $\overline{K}$ auf L, so ändert der Takt nur das 1. Bit des Registers, während die Informationen wie gewohnt weitergeschoben werden. Das kann für Spezialschaltungen nützlich sein.

Besonders für die Mikroprozessortechnik ist das 8stufige bidirektionale Schieberegister (Busregister) *4034* von Bedeutung. Es kann sowohl seriell wie parallel eingegeben werden. Für die Parallelausgabe stehen 8 Ausgänge, den 8 Eingängen entsprechend, zur Verfügung. Das bedeutet, für parallele Ein- und Ausgabe werden dieselben Anschlüsse benutzt! So kommt das Register (vgl. Bild 14) mit 24 Anschlüssen aus. Mit dem Potential am Steueranschluß $\overline{A}$/B wird jeweils der eine Block zu Eingängen und der andere zu Ausgängen. Genauer gesagt: H an $\overline{A}$/B bedeutet, daß die 8 A-Anschlüsse Ein- und die 8 B-Anschlüsse Ausgänge sind. Bei L ist es umgekehrt. Bei L an Anschluß AE wird für die A-Ausgänge der hochohmige Zustand eingeschaltet (Tri-State-Verhalten). Mit dem Eingang A/$\overline{S}$ kann man bestimmen, ob die Daten asynchron, also ungetaktet, oder synchron, also mit dem Takt, weitergeschaltet werden. In der bei L an A/$\overline{S}$ gegebenen synchronen Betriebsart wirkt die L/H-Flanke des Taktes. Dieses Register ist also ein vielseitiger Interface-Baustein für den Transfer von 8 Datenbits zwischen 2 Bussystemen.

Die Tabellen 18, 19 und 20 machen die Funktionsabläufe in den 3 doch recht unterschiedlichen Registertypen deutlich. Die Anschlußbelegungen und die Logiksymbole gehen aus Bild 14 hervor.

6.8. Zähler

Was wäre die Digitaltechnik ohne Zähler und Teiler! Das verfügbare CMOS-Sortiment enthält 2 recht unterschiedliche Typen. Während sich der *4029* mit dem *D 192 D* bzw. dem *D 193 D* vergleichen läßt, bietet der *4017* manchem Amateur sicherlich eine ungewohnte, aber sehr vielseitig nutzbare Variante. Es handelt sich um einen Dezimalzähler nach dem Johnson-Prinzip mit 10 dekodierten Ausgängen (aktiv H). Er schaltet mit jeder L/H-Taktflanke das H um einen Ausgang weiter, wenn der Freigabeeingang $\overline{CE}$ auf L liegt. H-Pegel am Rücksetzeingang R bringt die Ausgänge O0 und CO auf H, während

die Ausgänge O1 bis O9 auf L schalten. Der Übertragsausgang CO liefert im Zählbetrieb für die Zählerzustände 0 bis 4 H und für 5 bis 9 L. Tabelle 21 informiert über dieses Verhalten. Bild 15 gibt Anschlußbelegungen und Logiksymbole der beiden Zählerschaltkreise wieder.

Der synchrone Vor/Rückwärts-Zähler *4029* kann sowohl binär als auch dekadisch zählen. Der Pegel am Anschluß B/$\overline{D}$ legt die Zählart fest: H bedeutet binär (0 bis 15), L dekadisch (0 bis 9). Ob vorwärts oder rückwärts gezählt wird, bestimmt der Pegel am Eingang U/$\overline{D}$: H bedeutet Vorwärtszählen, L Rückwärtszählen. Schließlich läßt sich der *4029* noch voreinstellen. Die dazu an die Eingänge IP0 bis IP3 angelegten Pegel werden in den Zähler übernommen, wenn man H-Pegel an den Eingang PE legt. Dabei wird kein Takt angenommen, bis PE wieder auf L schaltet. Die 4-Bit-Zahl liegt an den Ausgängen O0 bis O3. Der Übertragsausgang $\overline{CO}$ liefert L-Pegel, wenn der Zähler beim Vorwärtszählen seinen maximalen bzw. beim Rückwärtszählen seinen minimalen Stand erreicht hat. Damit der Zähler die zum Eingang C gelangenden Impulse zählt, muß sein Zählfreigabeeingang $\overline{CI}$ auf L gelegt werden. Bei H an $\overline{CI}$ bleibt der Zähler stehen, und der Übertragsausgang $\overline{CO}$ schaltet auf H.

Tabelle 22 zeigt diese unterschiedlichen Arbeitsweisen des *4029*, der für den Amateur sicherlich zunächst im Zusammenhang mit einem 7-Segment-Dekoder besonders interessant sein dürfte.

6.9. Dekoder

Das soeben erwähnte Vorhaben läßt sich mit dem *40511* realisieren, wenn LED-Anzeigen mit gemeinsamer Katode eingesetzt werden wie *VQE 23* oder – beim Amateur noch erlaubt (für »Mini«-Anwendungen) – *VQB 37*. »Mini« steht dabei im doppelten Sinne, nämlich von der Größe der Anzeige her wie vom geringen Strombedarf. Der wesentlich höhere zulässige Strom größerer LED-Anzeigen zwang den Hersteller bei diesem Dekoder zu einer CMOS/Bipolar-Mischtechnologie. Die H-aktiven Ausgänge können dadurch mit bis zu 25 mA belastet werden. Die sich aus diesem Aufbau und den Anforderungen ergebenden speziellen Daten des *40511* sind in Tabelle 23 zusammengefaßt. Tabelle 24 gibt das Eingangs/Ausgangs-Verhalten wieder.

Nicht nur wegen der H- statt L-aktiven Ausgänge weist der *40511* Unterschiede im Einsatz gegenüber den bekannten TTL-Dekodern auf. Er verfügt außerdem noch über ein sogenanntes Eingangslatch. Das bedeutet, die Eingangsdaten können zwischengespeichert werden. Dazu legt man an den Anschluß $\overline{LE}$ H-Pegel. Die Ausgänge bleiben dann auf dem zuletzt eingenommenen Wert, auch bei sich ändernden Eingangspegeln.

Vergleichbar etwa mit dem *D 147 D*, verfügt der *40511* über die Eingänge Lampentest ($\overline{LT}$) und Blanking Input ($\overline{BI}$). Sie wirken, wenn sie L-Pegel erhalten: $\overline{LT}$ läßt alle 7 Segmente der Anzeige aufleuchten, während $\overline{BI}$ jede andere Anzeige außer der von $\overline{LT}$ verursachten abschaltet.

Den speziellen Belangen der Mikroprozessortechnik und allen anderen Aufgaben, bei denen der volle Hexadezimalbereich angezeigt werden soll, kommt der *40511* mit den Ausgaben A, b, C, d, E und F im Zahlenbereich von 10 bis 15 entgegen.

Da der *40511* kein Stromquellendekoder ist wie etwa die neueren TTL-Typen der Reihe *D 345 D* bis *D 348 D*, braucht man für den Anschluß von LED-Ziffernanzeigen Begrenzungswiderstände.

Bild 15 zeigt Anschlußbelegungen und Logiksymbole der beiden im CMOS-Sortiment verfügbaren Dekoder. Der 2. von ihnen, der *4028*, dekodiert die meist von einem *4029* stammende BCD-Zahl in 1 aus 10. Gemäß Tabelle 25 empfangen die Eingänge I0 bis I3 die BCD-Information und wandeln sie in H-Pegel für den entsprechenden Ausgang um. Alle anderen Ausgänge bleiben auf L.

7. Einige Grundschaltungen

Nicht nur zum Einarbeiten in das System ist die Beschäftigung mit einfachen Schaltungen wie den im folgenden vorgestellten nützlich. Aus der Kenntnis ihrer Existenz heraus lassen sich so manche kleinen Aufgaben schnell lösen. Aber auch innerhalb größerer Schaltungen sind solche Detaillösungen oft gefragt. Dabei stehen meist innerhalb nicht komplett genutzter Schaltkreise einzelne Gatter zur Verfügung. Daher ist es durchaus sinnvoll, unterschiedliche Lösungen für die gleiche Aufgabenstellung zu kennen.

7.1. Entprellen von Tasten und Schaltern

Mechanische Kontakte liefern bekanntlich beim Betätigen durchaus keine systemreifen, sauberen Impulse. Meist geben sie ganze »Salven« von H- und L-Impulsen ab, wo nur einer gewünscht wird. Diese Störungen können Zeiten im Millisekundenbereich haben. Die angeschlossene Logikschaltung reagiert daher nicht vorhersehbar. Zeitglieder aus R und C sind altbekannte Mittel, um die Prellzeit zu überbrücken. Werden sie aber von Gattern, Invertern oder Treibern unterstützt, erhält man weit zuverlässigere Ergebnisse. Ziel dieser Entprellschaltungen ist es, daß die Schaltung nur auf den ersten Schließ- oder Öffnungsimpuls reagiert und dadurch das System in die neue gewünschte Lage bringt. In den Beispielen des Bildes 16 bedient man sich dabei eines Kondensators in einer Art Rückkopplungsschaltung. Bild 16a benutzt 2 NOR-Glieder, falls gerade ein halber *4001* frei ist. Statt dessen sind auch 2 Inverter eines *40098* verwendbar, da nur je 1 Eingang benötigt wird. Im Falle von Bild 16b nutzt man die aus seiner Funktionstabelle hervorgehende Reaktion des Exklusiv-OR, indem der nicht mit dem Schalter verbundene Eingang auf L gelegt wird. Im Ruhezustand liegt auch der gesteuerte Eingang auf L, so daß am Ausgang ebenfalls L erscheint. Führt der Schalter diesem Eingang H zu, so schaltet der Ausgang ebenfalls auf H und übernimmt mit dem nun über C dem Schaltereingang zugeführten »flüchtigen« H mit der Zeitkonstante R · C das Überbrücken der Schalterprellzeit.

Wie sich Schmitt-Trigger sowohl für Schließer wie für Öffner einsetzen lassen, zeigen Bild 16c und Bild 16d. In beiden Fällen soll die Zeitkonstante 3mal so hoch wie die längste zu erwartende Prellzeit sein.

Dank den hochohmigen CMOS-Eingängen ist schließlich auch die besonders für den nichtinvertierenden *4050* geeignete einfache Entprellschaltung für Wechsler möglich: Der Widerstand (Richtwert 22 kΩ) hält den Eingang jeweils auf dem neuen Potential, auch wenn inzwischen der Schalter beim Schließen noch einige Male öffnet (Bild 16e). In ähnlicher Weise lassen sich Flip-Flop einsetzen, wie man aus den noch folgenden Erläuterungen ableiten kann.

7.2. Differenzier- und Integrierglieder

Die beiden Schaltungen in Bild 17 setzen bereits systeminterne, saubere Impulse voraus. Vielfach wird nur ein kurzer Ausgangsimpuls benötigt, während der ihn auslösende wesentlich länger anliegt. Die Aufgabe kann mit einer Art »Halb-Monoflop« gemäß Bild 17a gelöst werden.

Soll ein Ausgangsimpuls erst um eine bestimmte Zeitspanne später als der Eingangsimpuls auftreten, bedient man sich z. B. der Schaltung nach Bild 17b. Der Ausgangsimpuls erscheint erst, wenn sich C etwa auf die halbe Betriebsspannung aufgeladen hat. Im Interesse einer kurzen Übergangszeit besonders im Falle längerer Verzögerungen empfiehlt sich ein Schmitt-Trigger.

7.3. Frequenzverdoppler

Eine auf die Frequenz des Eingangssignals abgestimmte Zeitkonstante eines RC-Glieds bringt mit 2 Exklusiv-OR-Gattern den Effekt einer Frequenzverdopplung (Bild 18).

7.4. Flip-Flop aus Gattern

Das klassische NAND-Flip-Flop, wie es aus der TTL-Technik geläufig ist, läßt sich selbstverständlich auch in CMOS-Technik realisieren (Bild 19a). Gemäß NAND-Funktion braucht man zum Kippen ein L-Signal, das wegen des Selbsthalteeffekts über die Kreuzkopplung auch von einem prellenden Schalter stammen kann. Wiederum auf Grund der günstigen Eingangsbedingungen läßt sich das aber, wie Bild 19b zeigt, in CMOS-Technik sogar mit Invertern aufbauen. Die (was bei TTL-Technik undenkbar wäre!) in den Koppelleitungen liegenden Widerstände vermeiden eine größere Belastung des Ausgangs durch die L-aktiv schaltende Taste, liefern aber dem jeweiligen Eingang bei offener Taste einwandfreien Pegel ohne Effekte einer Spannungsteilung.

Umdenken für den noch nicht an NOR-Gatter Gewöhnten erfordert die Schaltung nach Bild 19c. Ihre Eingänge sind H-aktiv, denn beim NOR muß ja ein nichtbenutzter Eingang gemäß Funktionstabelle auf L gelegt werden. Ein H am über Widerstand an L liegenden anderen Eingang ergibt dann das invertierte H am Ausgang, also ein L. Diese Information gelangt über die Kreuzkopplung wieder an das andere Gatter und hält damit den neuen Sollzustand bis zum Umschalten.

7.5. Monoflop mit D-Flip-Flop

Die etwas widersprüchlich erscheinende Überschrift klärt sich durch Bild 20. Das Flip-Flop wird gesetzt und danach mit einem RC-Glied zeitverzögert rückgesetzt. Eine L/H-Flanke am Takteingang bildet das Triggersignal. Dabei schaltet Ausgang Q auf H, der dazu inverse Ausgang also auf L. Nach einer Zeit, die vom RC-Glied bestimmt wird, kippen die Ausgänge in die vorher eingenommene Lage zurück. Die Ladung von C muß nun in einer im Verhältnis zur monostabilen Phase kurzen Zeit über die Diode in den wieder auf L liegenden Ausgang Q nach Masse zurückfließen. Erst dann kann neu getriggert werden. Tritt ein Triggerimpuls vorzeitig auf, erreicht der Ausgangsimpuls nicht seine volle Breite. Die Erholzeit steigt, wenn im Interesse einer sauberen H/L-Flanke an Q in Serie zur Diode ein Widerstand (etwa 3,3 kΩ) gelegt wird.

7.6. Frequenzteiler mit D-Flip-Flop

Für viele Aufgaben der Frequenzteilung wird auf Grund seiner relativ übersichtlichen Anwendung wohl in CMOS-Technik künftig der *4017* bevorzugt werden. Dennoch soll abschließend zu den Einsatzbeispielen der niedriger integrierten Schaltungen des Systems noch auf die Möglichkeiten von Flip-Flop für Teilungen geringeren Umfangs hingewiesen werden. Es ist dies bisweilen wohl auch eine Preisfrage, wofür man sich entscheidet (Bild 21).

8. Einsatzbeispiele zum Nachbau

Bauplangemäß folgen nun einige Einsatzbeispiele, die die Vielseitigkeit der CMOS-Technik unter Beweis stellen. Die dazu entwickelten Leiterplatten sind in Menge und Größe auf eines der üblichen A5-*typofix*-Blätter abgestimmt. Weitere Beispiele können teilweise unter Benutzung von Leiterbildstücken abgeleitet werden.

Bei den verwendeten Generatorschaltungen findet man vorrangig den *4093* angegeben. Seine Eigenschaft, auch bei weniger steilen Flanken sauber zu schalten, erweist sich gegenüber normalen Gattern besonders bei den gepufferten Typen als günstiger. Auf Grund der gleichen Anschlußreihenfolge sind aber statt des Triggers auch NAND- oder – wenn das die übrige Schaltung zuläßt – auch NOR-Gatter einsetzbar, das heißt *4011* oder *4001*.

8.1. Netzausfallmelder

Infolge der heutigen Netzabhängigkeit moderner Haushalte kann längerer unbemerkt bleibender Netzausfall zu großem Schaden führen. Ein rechtzeitig ausgelöstes Warnsignal vermag das zu verhindern. Bei Abwesenheit nützt das allerdings wenig. Doch kann nach Rückkehr vielfach allein die Information über einen solchen zwischenzeitlichen Ausfall – auch wenn inzwischen die Netzspannung wieder vorhanden ist – den Schaden eingrenzen. Als hier nicht dargestellte Ergänzung erlaubt ein entsprechend gestalteter Zähler, sogar die Länge oder (und) den Zeitpunkt des Ausfalls zu registrieren. Dieser Zähler, der für sich allein wieder lange Zeit an einer Batterie liegen kann, läßt sich durch Zuschalten einer einfach anschließbaren Leuchtdiodenanzeige abfragen.

Bei Anwesenheit empfiehlt sich ein akustisches, zum Kontrollieren von oft unbeaufsichtigt bleibenden Räumen ein optisches Signal. Die Schaltung nach Bild 22a enthält beide Möglichkeiten; Varianten sind ableitbar. Das trifft z. B. zu, wenn eine Piezokapsel mit eingebautem Generator zur Verfügung steht.

Hauptzweck von Bild 22a ist das akustische Signalisieren von Netzausfällen unmittelbar ab Auftreten. Eine Selbsthalteschaltung »konserviert« den Signalzustand auch nach Rückkehr der Netzspannung, bis man von Hand rücksetzt. Dazu muß die Schaltung mit einer Batterie versehen sein. Da nun bei vorhandener Netzspannung in diese ein Pufferstrom fließt, sollte man eine Begrenzung vorsehen. Schließlich sind Primärbatterien nur unter Vorbehalt so zu betreiben. Daher empfiehlt sich eine Z-Diode mit wenig mehr Durchbruchsspannung als die Spannung der Batterie. Im praktischen Beispiel wurde der sicherlich zulässige Wert von etwa 200 µA gemessen. Dadurch kann eine gewisse Batterieauffrischung erwartet werden. Von diesem Aspekt aus sind z. B. Taschenlampen-Akkumulatoren (3 Stück zu je 2 V Nennspannung) zusammen mit einer bei etwa 6,8 V liegenden Z-Diode sinnvoll.

Die Netzspannung wird am besten an einem wohl meist vorhandenen Klingeltransformator überwacht. Die Leiterplatte nach Bild 22b und Bild 22c trägt daher bereits eine solche Eingangsschaltung mit Diode und Siebkondensator. Der zunächst ungewöhnlich groß anmutende Vorwiderstand begrenzt den Strom wirkungsvoll. Die Schaltung selbst braucht ja im Bereitschaftszustand so gut wie keinen Strom. Die Einschränkung besteht vor allem in dem am RS-Flip-Flop aus den beiden ersten Gattern liegenden Widerstand. Er ist der eigentliche »Wächter«: Solange Netzspannung vorhanden ist, hält die Spannung über ihm den Eingang auf H. Nach Rücksetzen über die Taste sind daher die beiden Freigabeeingänge des Signalgenerators aus den beiden anderen Gattern mit L-Signal gesperrt. Beide (!) Ausgänge führen daher H. Hätte man dies nur mit dem letzten Gatter getan, würde das über Widerstände rückgekoppelte 1. Generatorgatter in einem stromziehenden Übergangszustand bleiben. An sich würde es genügen, dieses Gatter mit L zu blockieren. Dann hätte das letzte Gatter im Ruhezustand L am Ausgang. Als Puffertransistor zum Schallwandler wäre dann ein npn-Transistor einzusetzen. Der gewählte pnp-Typ ist dagegen in der dargestellten Variante wunschgemäß in Ruhe »stromfrei«.

Wenn nun die Netzspannung – auch nur kurz – ausfällt, entlädt sich der Kondensator hinter dem Gleichrichter rasch über die Netzmelde-LED so weit, daß das RS-Flip-Flop überwachungsseitig von H auf L geschaltet wird. Es kippt auf H am Freigabeausgang, und der Generator schwingt – das Warnsignal ertönt. Erst mit der Löschtaste kann wieder auf Bereitschaft geschaltet werden, und auch erst dann, wenn die Netzspannung inzwischen wieder zurückgekehrt ist.

Bild 23 zeigt eine einfache Möglichkeit, mit einer der heute erhältlichen Leuchtdioden guten Wirkungsgrades und den günstigen kleinen Bahnwiderständen gepufferter CMOS-Typen eine Leuchtanzeige für die Ausfallmeldung zu realisieren. Der Ausgang des Taktgenerators ist dafür der rechte Ort. In Ruhe führt er bei dieser Schaltung H. Der Eigenspannungsbedarf der Leuchtdiode sichert bei kleineren Betriebsspannungen im durchgeschalteten Zustand noch ein ausreichend niedriges Potential, das die Generatorschaltung als L akzeptiert. Das funktionierte bei 4,5 V Batteriespannung sogar ohne jeden Vorwiderstand, den man aber in Anpassung an die eigenen Verhältnisse noch vorsehen sollte. Der Richtwert liegt zwischen 0,47 und 2,2 kΩ. Wenn man den die Frequenz des Generators bestimmenden Kondensator von einigen Nanofarad auf z. B. 1 µF erhöht, kommt der gewünschte Blinkeffekt zustande. Aber wegen störenden Reststroms hier keinen Elektrolytkondensator verwenden! Gut geeignet sind MKT- oder MKL-Typen. Die Endstufe kann bei Begrenzung auf das Blinksignal entfallen. Umgekehrt läßt der Transistor aber auch größere Anzeigeströme zu (Vorwiderstand nicht vergessen!). Oder man legt in diesen Ausgangskreis (oder auch schon statt der Basis-Emitter-Strecke, je nach Ansprüchen an die Lautstärke) eine aktive Piezokapsel, so vorhanden. Insgesamt wieder eine Schaltung mit viel Spielraum für eigene Ideen. Wie wäre z. B. schon diese? Batterie einfach weglassen, ebenso den Vorwiderstand und (wenn die Spannung am Kondensator garantiert weit unter 15 V bleibt) die Z-Diode. (Für sie muß anderenfalls ein Vorwiderstand entsprechender Größe, z. B. 680 Ω, vorgesehen werden.) Auch die Endstufe wird eingespart und die Leuchtdiode wie in Bild 23 angeschlossen. Sie blinkt jetzt allerdings nach einem Netzausfall erst, wenn die Spannung wiedergekehrt ist. Solche Warner sind aus ungepuffert betriebenen Digitaluhren mit Netzspeisung bekannt.

8.2. Timerzähler

Im vorigen Abschnitt war auf die Möglichkeit hingewiesen worden, mit einem CMOS-Zähler z. B. die Länge eines Netzausfalls zu speichern. Der im folgenden vorgestellte Baustein könnte – ggf. auch mehrmals realisiert – dieser Aufgabenstellung bereits genügen. Vordergründig entstand er jedoch zu einem anderen Zweck. Die Leser der *electronica*-Broschüre zum *E 355 D* oder des Bauplans 54 haben es sicherlich zusammen mit dem Autor bedauert, daß zum damaligen Zeitpunkt keine passende Standanzeige zu realisieren war. Sofern nun hoffentlich auch der *4017* demnächst ausreichend im Amateurbedarfshandel zu haben sein wird, ändert sich das. Gegenüber der in der genannten Broschüre skizzierten Möglichkeit mit einem importierten ungepufferten Schaltkreis und wieder mit entsprechend »genügsamen« Leuchtdioden wird die Sache nun ganz einfach. Bild 24a beweist es. Die Anschlüsse entsprechen den auf Seite 92 der genannten Broschüre gewählten Bezeichnungen. Das bezieht sich auch auf die Gesamtbeschaltung, die man für andere Zwecke entsprechend modifizieren kann.

Aus Bild 20 des Bauplans 54 geht alles übrige hervor. Man wird unschwer erkennen, wo der Zähler anzuschließen ist. Jetzt kommt auch die 2. Hälfte des Simeto-Umschalters für die Zeit zur Geltung: Beim 1. Bereich legt man den Zählereingang an Ausgang OA, während der Eingang IT des *E 355 D* an

OB liegt. Schaltet man auf den 2. Bereich (»×10«), so kommt der Zähler an OB, IT dagegen an OC. Man beachte, daß auch der CMOS-Schaltkreis in dieser Anwendung mit aus der Batterieautomatik gespeist werden muß und nicht aus der Batterie direkt!

Die Leiterplatte nach Bild 24b und Bild 24c paßt, hochkant auf der breiteren Kante stehend, in den Timer nach Bauplan 54, wenn man das dort gezeigte Gehäuse benutzt. Daher ist für die Montage der gewählten *VQA 15* nur eine Lochreihe vorgesehen. Man winkelt ihre Anodenanschlüsse ab und lötet nur diese ein. Nach Ausrichten werden alle obenliegenden Katodenanschlüsse durch einen Blankdraht verbunden und mit diesem an Masse gelegt. Selbstverständlich kann man auch extern und in größeren Abständen montieren. Dann lassen sich die Leuchtdioden besser kennzeichnen. Allerdings ergibt die geringe Speisespannung des Timers nicht gerade strahlend helle Anzeigen. *VQA 15* erwiesen sich als brauchbar, wenn nicht die Sonne auf sie scheint.

Mit dieser Zählerleiterplatte als Ausgangspunkt kann man eine Menge Experimente durchführen. Es lohnt auf jeden Fall, sie anzufertigen. *typofix* hilft dabei.

8.3. Melodie aus der Batterie

Es ist noch nicht ein Jahr her, seit in der Bauplanreihe das Thema »Melodiegenerator« neu aufgegriffen wurde. Dennoch lohnt es jetzt mehr denn je. Melodiegeneratoren sind im allgemeinen als Systeme zu betrachten, bei denen ein großes Verhältnis zwischen Bereitschafts- und Aktivzeit besteht. Ständige Netzspeisung nur zu dem Zweck, das System »im Takt« zu halten, war bei TTL-Schaltungen Voraussetzung. Beim Hochvolt-MOS-Generator nach Bauplan 57 gelang es immerhin, über eine Startschaltung diese Forderung zu umgehen. Dennoch blieb relativ großer Aufwand in beiden Fällen.

CMOS-Taktsysteme unterliegen weder der Forderung nach ständiger Netzspeisung, noch braucht man ihre Betriebsspannung zu stabilisieren. Im Vergleich zum »klassischen« 7-Töner in TTL-Technik mit 2 Schieberegistern und 5 weiteren Schaltkreisen sowie rund 200 mA Ruhestrombedarf bei stabilisierter 5-V-Spannung sinkt der Aufwand für ein vergleichbares Taktsystem in CMOS auf 2 Schaltkreise, die schon mit 4 bis 6 V aus einer kleinen Batterie lange Zeit im Bereitschaftszustand gehalten werden können. Kernstück ist der *4015* mit seinen 2 Schieberegistern zu je 4 Bit. Zur Erinnerung: Ein H-Impuls an R schaltet alle Ausgänge auf L. Das zum Taktzeitpunkt anliegende D-Potential (L oder H) wird mit der L/H-Flanke des Taktes zum 1. Ausgang transportiert. Gleichzeitig werden auch die Potentiale der einzelnen Ausgänge mit jeder L/H-Taktflanke zum jeweils nächsten Ausgang weitergeschoben. Beide Register lassen sich hintereinanderschalten. Dazu wird der letzte Ausgang des 1. Registers mit D des 2. verbunden. Ein solches Taktsystem, wie es Bild 25 zeigt, muß einmalig eingetaktet werden, da die Zustände der Register zunächst zufällig sind. Das Eintakten schließt u. U. ein, daß durch kurzes Überbrücken des Koppelkondensators dem Eingang D ein kurzzeitig wirkendes H zugeführt wird. Das muß geschehen, falls die Kontrolleuchtdiode nach Anlegen der Betriebsspannung nicht selbsttätig wieder verlischt.

Der eingetaktete Zustand ist dadurch gekennzeichnet, daß außer am letzten Ausgang an allen Ausgängen L liegt. H am letzten Ausgang hält das Startgatter ausgangsseitig auf L. Dadurch sind die beiden Generatorgatter eindeutig festgelegt – eine Maßnahme, die schon beim Netzausfallmelder beschrieben worden ist.

Das Startgatter wird auf H geschaltet, wenn man beliebig lange die Starttaste drückt. Die dynamische Ansteuerung verhindert dabei, daß mehr als 1 Durchlauf je Betätigung möglich ist. H am Startgatterausgang bedeutet:

– Der Taktgenerator wird freigegeben und beginnt mit einer L/H-Flanke am Ausgang des Puffergatters, bedingt durch das im Ruhezustand gegebene Potential.
– Der R-Eingang des Schieberegisters erhält einen durch die Zeitkonstante des RC-Koppelglieds festgelegten kurzen positiven Impuls, so daß alle Ausgänge auf L schalten.
– Der D-Eingang erhält einen längeren H-Impuls, der aber bis zur nächsten L/H-Flanke des Taktes auf »quasi L« abgeklungen sein muß.

Der Taktimpuls ist gegenüber dem D-Impuls durch ein RC-Glied so weit verzögert, daß für das D-Potential »H« die nötige Durchlaufzeit gesichert wird. Die Zeitkonstante am D-Eingang muß verändert werden, wenn sich die Taktperiodendauern bzw. die Betriebsspannung wesentlich von den in der Schaltung vorkommenden Werten unterscheiden. Der mögliche Stellbereich des Taktpotentiometers wird durch diese Bedingung nach oben eingegrenzt. Die Grenze liegt dort, wo in D während eines Taktes mehrere H-Eingaben zustande kommen.

Wenn vorgabegerecht D beim 2. Takt bereits wieder L führt, wird im eingetakteten System mit der Taktfrequenz ein H durch das Register geschoben. Es erreicht beim 8. Takt den Ausgang O23. Dort befinden sich die Rückführung auf das Startgatter und die Basis eines pnp-Transistors. Beide hatten beim Start L erhalten. Das bedeutet Selbsthalten des Startzustandes am Eingang des Startgatters und Einschalten des in Bild 25 noch lediglich durch die Kontrolleuchtdiode gebildeten Lastkreises.

Da einwandfreie Pegel an O23 Voraussetzung für sicheres Start-Stop-Verhalten sind, empfiehlt sich bei größeren Strömen eine Darlington-Kombination mit entsprechend hohem Vorwiderstand. Zur 1. Kontrolle der Funktion des Taktsystems sind Miniaturleuchtdioden kleinen Strombedarfs nützlich *(VQA 15)*. Man kann sie außer am Ausgang O13 bei kleiner Betriebsspannung notfalls sogar ohne Begrenzungswiderstand einsetzen. Sicherer ist die Methode nach Bild 26. Der zusätzliche Widerstand an O13 soll sicherstellen, daß D2 auch bei dieser Kontrolle noch ausreichenden H-Pegel erhält. Damit ist diese Leuchtdiode allerdings deutlich dunkler als die anderen.

Nach Eintakten und Start darf neben der Kontrolldiode nur immer eine Diode leuchten. Beim letzten Takt muß auch die Kontrolldiode verlöschen. Das System nimmt dann im Ruhezustand im ungünstigsten Fall (Schaltkreise an der obersten Datengrenze) noch immer weniger als 200 µA auf. Das Muster kam mit weniger als 1 µA aus!

Aus dem Taktsystem wird ein 7-Töner auf mehrere mögliche Arten. Zunächst könnte man einen aus Gattern gebildeten Generator steuern, wie etwa bei der klassischen TTL-Schaltung. Das erfordert aber einen Endstufentransistor. Eine relativ leistungsfähige Endstufe enthält jedoch auch der in den jüngsten Bauplantiteln bereits mehrfach benutzte *B 555 D*. Man wird ihm außerdem der Generator besonders einfach, wie Bild 27 zeigt. Er beansprucht aber Ruhestrom, wenn auch nicht allzuviel – vorausgesetzt, der Lastwiderstand liegt nicht gerade so, daß im Ruhezustand durch ihn Strom fließt! Das hängt wiederum von der Ruhespannung an den Eingängen 2 und 6 ab: Ist der Kondensator entladen, führt Ausgang 3 H, ist er geladen (6 an H), liegt L an 3. Was beim Einschalten geschieht, kann nicht vorhergesagt werden. Daher sollte man sofort eintakten, wie weiter vorn beschrieben. Daß im Bereitschaftszustand kein Strom fließt, dafür sorgt der einzige Transistor der Schaltung zusammen mit dem Potential an Ausgang O23.

Die bereits genannten günstigen Voraussetzungen, die der *B 555 D* für die Schaltung mitbringt, gelten mit einer gewissen Einschränkung, die Frequenzstabilität betreffend. Optimal sind Generatoren mit diesem Schaltkreis, wenn sowohl der Ladekreis als auch die internen Komparatoren von der gleichen Spannung versorgt werden. Im vorliegenden Fall greifen jedoch Betriebsspannungsänderungen über den Schalttransistor einerseits und über die im Ladekreis des frequenzbestimmenden Kondensators liegende Serienschaltung von CMOS-Kanalwiderstand und Trenndiode andererseits unterschiedlich zum *B 555 D* durch. Der Kanalwiderstand ist betriebsspannungsabhängig, die Dioden dagegen weisen eine vom Strom und von der Umgebungstemperatur abhängige Flußspannung auf. Jedenfalls wächst die Spannung im Ladezweig schneller als die Betriebsspannung des *B 555 D*, von der seine Komparatorschwellwerte bestimmt werden. Höhere Spannung führt aber zu höheren Tonfrequenzen. Es empfiehlt sich daher, die Vorwiderstände nicht zu niedrig zu wählen, doch sollte man noch deutlich unter 1 MΩ bleiben. Das legen die Eingangsströme besonders des Amateurtyps *R 555 D* nahe. Die optimale Betriebsspannung liegt bei etwa 6 V, entweder realisiert mit 4×*R6* oder mit 3×*RZP 2*. Je niedriger der Nennwert, um so stärker geht die Temperaturabhängigkeit der Entkopplungsdioden in die Frequenz ein. Im Test brachte eine Spannungsänderung zwischen 4,5 und 6,5 V Änderungen der Frequenz von 2 bis 3 %. Das merkt bei einer solchen Tonfolge aber, weil es ja alle Töne betrifft, wohl nur ein sehr musikalisches Ohr.

Den Bau dieses wenig aufwendigen 7-Töners erleichtert Bild 28 mit der Wiedergabe einer Gesamtschaltung aus den Bildern 25 und 27 und der zugehörigen Leiterplatte im attraktiven Kleinformat von nur 50 mm × 80 mm.

8.4. Zählstufe mit 4-Bit-Zähler

Der Hauptzweck von Bild 29 besteht darin zu zeigen, wie die Grundschaltung einer solchen Zählstufe aussieht. Manchmal liegt es erfahrungsgemäß an einer Kleinigkeit, die man beim erstenmal nicht weiß. Bietet man dieser Schaltung einen Zähltakt an, z. B. von der dafür nur teilweise bestückten Taktplatte des Roulettes, aber mit entsprechend größerem Taktkondensator, damit es nicht zu schnell geht, so erscheinen auf der LED-Anzeige fortlaufend die Ziffern 0 bis 9. Wird Anschluß 10 statt an + an Masse gelegt, kehrt sich die Zählrichtung um. Da die 4 Paralleleingänge derzeit auf Massepotential liegen, erreicht man

durch Umschalten des Eingangs PE von Masse auf +, daß alle 4 Ausgänge auf L schalten. Das liefert eine 0 in der Anzeige, das heißt, der Zähler wurde rückgesetzt. Durch Vorwahl beliebiger L/H-Kombinationen an den Eingängen IP0 bis IP3 und anschließendes kurzes Umschalten von PE auf H wird der Zähler auf diesen Wert voreingestellt. Schaltet man schließlich Anschluß 9 auf +, so gibt die Anzeige hexadezimal aus, also bei den Schritten 11 bis 16 die Buchstaben A bis F. (Das Roulette folgt im nächsten CMOS-Bauplan!)

9. *typofix*-Folie und spezielle Hinweise

Die ätzfeste *typofix-electronic-special*-Abreibefolie aus dem Grafischen Spezialbetrieb Saalfeld enthält diesmal 6 Leiterplattenbilder: je 2× Netzausfallmelder, Timerzähler und 7-Ton-Generator.

Im letzten Teil des Bildblocks der Anschluß- und Logikschaltbilder fällt ein Schaltkreis mit der Bezeichnung *S 40501 D* auf. Dabei handelt es sich um eine elektrisch mit dem *4050* identische Variante mit anderer Anschlußbelegung, die zeitweise als preisgünstiger Amateurtyp in den Handel gelangt ist. Achtung! Nach Herstellerinformationen sind auf Grund der jetzt geforderten höheren Flankensteilheiten im Übergangsbereich (200 ns bei 5 V) Gatter für Generatoren besonders bei kleineren Frequenzen nicht mehr einzusetzen. Generell sollte der *V 4093 D* benutzt werden.

Alle Schaltungen mit Ausgangslasten sind im Einzelfall auf Einhalten von $P_v < 100$ mW je Ausgang zu überprüfen – gilt vor allem für direkten Anschluß von Leuchtdioden unter Einsparung der Vorwiderstände. Das ist für Amateurzwecke unterhalb von 5 V im allgemeinen vertretbar.

Tabelle 1
Eigenschaften der 4 CMOS-Amateurschaltkreistypen des ZFTM Dresden (aus der *U*-Serie abgeleitet)

Grenzwerte Kenngröße	Symbol	Wert, Einheit
Betriebsspannung	U_{DD}	−0,5...18 V
Eingangsspannung }	U_I,	$-0{,}5...U_{DD} + 0{,}5$ V
Ausgangsspannung }	U_O	
Eingangsstrom je Eingang	I_I	10 mA
Verlustleistung	P_V	300 mW
Verlustleistung je Ausgang	P_{VO}	100 mW

Betriebsbedingungen Kenngröße	Symbol	Bedingungen	Wert, Einheit
Betriebsspannung	U_{DD}		3...15 V
H-Eingangsspannung	U_{IH}	$U_{DD} = 5$ V	3,5...5,3 V *
		$U_{DD} = 15$ V	11...15,3 V *
L-Eingangsspannung	U_{IL}	$U_{DD} = 5$ V	−0,3...1,5 V *
		$U_{DD} = 15$ V	−0,3...4 V *

*) Kleinstwert I_{IH} und Größtwert U_{IL} beim *4093* ergeben sich aus positiver und negativer Triggerschwellspannung U_{IP} und U_{IN}, die bei 60...70 bzw. 25...35 % von U_{DD} liegen.

Tabelle 5
Funktionstabelle zum *V 4011 D*

Schritt	Eingang I1	Eingang I2	Ausgang 0
1	L	L	H
2	L	H	H
3	H	L	H
4	H	H	L

Tabelle 6
Funktionstabelle zum *V 4012 D*

Schritt	Eingang I1	I2	I3	I4	Ausgang 0
1	L	L	L	L	H
•	•	•	•	•	H
•	•	•	•	•	H
15	L	H	H	H	H
16	H	H	H	H	L

Tabelle 2
Eigenschaften der CMOS-Standardtypen (*V*-Serie) des VEB Mikroelektronik *Karl Marx*

Kenngröße	Symbol	Wert, Einheit		
Betriebsspannungsbereich	U_{DD}	3...15 V		
Betriebsspannung	U_{DD}	5 V	10 V	15 V
Eingangspegel	U_{IH}	≥3,5 V	≥7 V	≥11 V
	U_{IL}	≤1,5 V	≤3 V	≤4 V
Ausgangspegel (Lastwiderstand 10 MΩ)	U_{OL}	≤0,05 V	≤0,05 V	≤0,05 V
	U_{OH}	≥4,95 V	≥9,95 V	≥14,95 V
Ausgangsstrom	I_{OL} I_{OH}	≥0,4 mA	≥0,9 mA	≥2,4 mA

Tabelle 3
1984 verfügbare CMOS-Digitalschaltkreise, geordnet nach aufsteigenden Typennummern

Typ	Funktion
V 4001 D	4 NOR-Gatter mit je 2 Eingängen
V 4007 D	2 Komplementär-Transistorpaare und 1 Inverter
V 4011 D	4 NAND-Gatter mit je 2 Eingängen
V 4012 D	2 NAND-Gatter mit je 4 Eingängen
V 4013 D	2 D-Flip-Flop
V 4015 D	2 4-Bit-Schieberegister
V 4017 D	Dezimalzähler und Teiler mit dekodierten Ausgängen
V 4019 D	4 AND-OR-Auswahlgatter (Multiplexer) mit je 2 Eingängen
V 4023 D	3 NAND-Gatter mit je 3 Eingängen
V 4027 D	2 JK-Flip-Flop
V 4028 D	BCD-Dezimal-Dekoder, Ausgänge aktiv H
V 4029 D	4-Bit-Vor-Rückwärtszähler, dezimal kodierbar
V 4030 D	4 Exklusiv-OR-Gatter mit je 2 Eingängen
V 4034 D	8stufiges bidirektionales Schieberegister (Busregister)
V 4035 D	4-Bit-Schieberegister mit Paralleleingabe
V 4042 D	4-Bit-Auffangregister
V 4044 D	4 RS-Flip-Flop mit Tri-State-Verhalten
V 4048 D	8-Eingangs-Multifunktionsgatter mit 3 Steuereingängen
U 4050 D	6 nichtinvertierende Treiber
U 4093 D	4 Schmitt-Trigger mit je 2 Eingängen (NAND)
U 40098 D	6 invertierende Treiber mit Tri-State-Ausgängen
U 40511 D	BCD-7-Segment-Dekoder, hexadezimal, aktiv H

Tabelle 4
Aufstellung nach Typengruppen wie in Abschnitt 6.

Typ	Typengruppe
V 4001 D	Gatter
V 4011 D	
V 4012 D	
V 4023 D	
V 4030 D	
V 4007 D	Treiber und Inverter
U 4050 D	
U 40098 D	
V 4019 D	Multiplexer
V 4048 D	Multifunktionsgatter
U 4093 D	Schmitt-Trigger
V 4042 D	»Latches«
V 4044 D	
V 4013 D	D-Flip-Flop,
V 4027 D	JK-Master-Slave-Flip-Flop
V 4015 D	Schieberegister
V 4034 D	
V 4035 D	
V 4017 D	Zähler
V 4029 D	
V 4028 D	Dekoder
U 40511 D	

Tabelle 10
Spezielle Daten des *S 4050 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				30 µA
		15 V				120 µA
L-Ausgangs-strom	I_{OL}	5 V	0,5 V		2,9 mA	
		15 V	1,5 V		20 mA	
H-Ausgangs-strom	I_{OH}	5 V		4,5 V	–0,75 mA	
		15 V		13,5 V	–5 mA	
L-Ausgangs-spannung	U_{OL}		I_{OL} = 1 µA			0,05 V
H-Ausgangs-spannung	U_{OH}	5 V	I_{OH} = 1 µA		4,95 V	
		15 V			14,95 V	
Eingangs-reststrom	I_{IR}					1 µA

Tabelle 11
Spezielle Daten des *S 40098 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				30 µA
		15 V				120 µA
L-Ausgangs-strom	I_{OL}	5 V	0,5 V		2,3 mA	
		15 V	1,5 V		16 mA	
H-Ausgangs-strom	I_{OH}	5 V		4,5 V	–1 mA	
		15 V		13,5 V	–8 mA	
L-Ausgangs-spannung	U_{OL}		I_{OL} = 1 µA			0,05 V
H-Ausgangs-spannung	U_{OH}	5 V	I_{OH} = 1 µA		4,95 V	
		15 V			14,95 V	
Eingangs-reststrom	I_{IR}					1 µA
Ausgangs-reststrom »aus«	I_{OR}					1 µA

Tabelle 7
Funktionstabelle zum *V 4023 D*

Schritt	Eingang			Ausgang
	I1	I2	I3	0
1	L	L	L	H
•	•	•	•	H
•	•	•	•	H
7	L	H	H	H
8	H	H	H	L

Tabelle 8
Funktionstabelle zum *V 4001 D*

Schritt	Eingang		Ausgang
	I1	I2	0
1	L	L	H
2	H	L	L
3	L	H	L
4	H	H	L

Tabelle 9
Funktionstabelle zum *V 4030 D*

Schritt	Eingang		Ausgang
	I1	I2	0
1	L	L	L
2	H	L	H
3	L	H	H
4	H	H	L

Schlenzig, Klaus; Ekne, Peter:
CMOS-Mosaik '85. – Berlin: Militärverlag der DDR, 1985. – 32 Seiten: 30 Bilder – (Bauplan 59)
1. Auflage · © Militärverlag der Deutschen Demokratischen Republik (VEB) · Berlin, 1985 · Lizenz-Nr. 5 · Printed in the German Democratic Republic · Gesamtherstellung: Grafischer Großbetrieb Sachsendruck Plauen · Lektor: Rainer Erlekampf · Typografie: Helmut Herrmann · Redaktionsschluß: 20. Januar 1985 · LSV 3539 · Bestellnummer: 746 687 9 · 00100

Tabelle 12
Funktionstabellen;
a – zum *V 4019 D*,
b – zum *V 4048 D*

Eingänge				Ausgänge
IA	IB	IAn	IBn	On
X	H	X	H	H
H	X	H	X	H
L	L	X	X	L
X	X	L	L	L
H	L	L	H	L
L	H	H	L	L

X = beliebig L oder H

Schritt	Funktion	Logik	Eingänge			
			IA	IB	IC	Ex
1	NOR	$O = \overline{I1+I2+I3+I4+I5+I6+I7+I8}$	L	L	L	U_{SS}
2	OR	$O = I1+I2+I3+I4+I5+I6+I7+I8$	L	L	H	U_{SS}
3	OR/AND	$O = (I1+I2+I3+I4)\cdot(I5+I6+I7+I8)$	L	H	L	U_{SS}
4	OR/NAND	$O = \overline{(I1+I2+I3+I4)\cdot(I5+I6+I7+I8)}$	L	H	H	U_{SS}
5	AND	$O = I1\cdot I2\cdot I3\cdot I4\cdot I5\cdot I6\cdot I7\cdot I8$	H	L	L	U_{DD}
6	NAND	$O = \overline{I1\cdot I2\cdot I3\cdot I4\cdot I5\cdot I6\cdot I7\cdot I8}$	H	L	H	U_{DD}
7	AND/NOR	$O = \overline{(I1\cdot I2\cdot I3\cdot I4)+(I5\cdot I6\cdot I7\cdot I8)}$	H	H	L	U_{DD}
8	AND/OR	$O = (I1\cdot I2\cdot I3\cdot I4)+(I5\cdot I6\cdot I7\cdot I8)$	H	H	H	U_{DD}

Tabelle 13
Spezielle Daten des *S 4093 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				30 µA
		15 V				120 µA
L-Ausgangs-strom	I_{OL}	5 V	0,5 V		0,4 mA	
		15 V	1,5 V		2,8 mA	
H-Ausgangs-strom	I_{OH}	5 V		4,5 V	–0,4 mA	
		15 V		13,5 V	–2,8 mA	
Eingangs-reststrom	I_{IR}					1 µA
Trigger-schwelle p	U_{IP}	5 V			2,2 V	4,0 V
		15 V			6,8 V	12,7 V
Trigger-schwelle n	U_{IN}	5 V			0,9 V	3,2 V
		15 V			4,7 V	9,6 V

Tabelle 14
Funktionstabelle zum *V 4042 D*

Eingänge			Ausgänge
Dn	P	C	Qn
X	L	L	D
X	L	L/H	Latch
X	H	H	D
X	H	H/L	Latch

X = beliebig L oder H
L/H, H/L = Taktflanken

Tabelle 15
Funktionstabelle zum *V 4044 D*

Eingänge		Ausgänge
$\bar{R}n$	$\bar{S}n$	QE
X	X	L hochohmiger Zustand
L	L	H L
L	H	H L
H	L	H H
H	H	H (Latch) Q_{n-1}

X = beliebig L oder H

Tabelle 16
Funktionstabelle zum *V 4013 D*

Schritt	Eingänge				Ausgänge	
	C	D	R	S	Q	$\bar{Q}$
1	L/H	L	L	L	L	H
2	L/H	H	L	L	H	L
3	H/L	X	L	L	Q	$\bar{Q}$
4	X	X	H	L	L	H
5	X	X	L	H	H	L
6	X	X	H	H	H	H

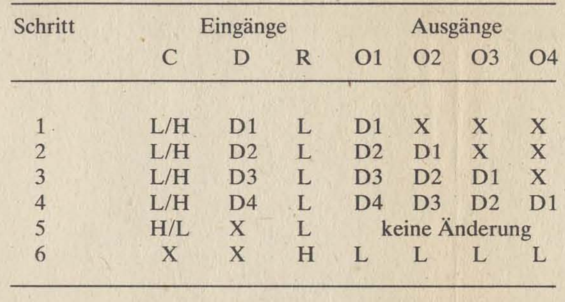
X = beliebig L oder H
L/H, H/L = Taktflanken

Tabelle 17
Funktionstabelle zum *V 4027 D*

Schritt	Eingänge J	K	S	R	Ausgang Q t_n	Takt C	Ausgänge Q t_{n+1}	$\bar{Q}$
1	H	X	L	L	L	L/H	H	L
2	X	L	L	L	H	L/H	H	L
3	L	X	L	L	L	L/H	L	H
4	X	H	L	L	H	L/H	L	H
5	X	X	L	L	X	H/L	Q_n	$\bar{Q}_n$
6	X	X	H	L	X	X	H	L
7	X	X	L	H	X	X	L	H
8	X	X	H	H	X	X	H	H

X = beliebig L oder H; L/H, H/L = Taktflanken

Tabelle 18
Funktionstabelle zum *V 4015 D*



Schritt	Eingänge C	D	R	Ausgänge O1	O2	O3	O4
1	L/H	D1	L	D1	X	X	X
2	L/H	D2	L	D2	D1	X	X
3	L/H	D3	L	D3	D2	D1	X
4	L/H	D4	L	D4	D3	D2	D1
5	H/L	X	L	keine Änderung			
6	X	X	H	L	L	L	L

X = beliebig L oder H; L/H, H/L = Taktflanken

Tabelle 19
Funktionstabelle zum *V 4035 D*

Eingänge C	J t_{n-1}	$\bar{K}$	R	Ausgänge Q_{n-1} t_{n-1}	Q_n t_n
L/H	L	X	L	L	L
L/H	H	X	L	L	H
L/H	X	L	L	H	L
L/H	H	L	L	Q_{n-1}	$\bar{Q}_{n-1}$
L/H	X	H	L	H	H
H/L	X	X	L	Q_{n-1}	Q_{n-1}
X	X	X	H	X	L

X = beliebig L oder H
L/H, H/L = Taktflanken

Tabelle 25
Funktionstabelle zum *V 4028 D*

Schritt	Eingänge I3	I2	I1	I0	Ausgän[ge] O0	O1	O2	O3	O4	O
1	L	L	L	L	H	L	L	L	L	L
2	L	L	L	H	L	H	L	L	L	L
3	L	L	H	L	L	L	H	L	L	L
4	L	L	H	H	L	L	L	H	L	L
5	L	H	L	L	L	L	L	L	H	L
6	L	H	L	H	L	L	L	L	L	H
7	L	H	H	L	L	L	L	L	L	L
8	L	H	H	H	L	L	L	L	L	L
9	H	L	L	L	L	L	L	L	L	L
10	H	L	L	H	L	L	L	L	L	L
11	H	L	H	L	Ausgänge bleiben be					
12	H	L	H	H	11 bis 16 im Z					
13	H	H	L	L						
14	H	H	L	H						
15	H	H	H	L						
16	H	H	H	H						

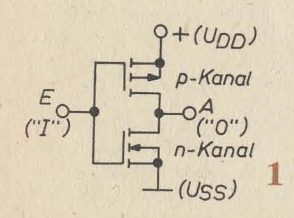


Bild 1
CMOS-Grundstruktur

Bild 2
Übergangskennlinien ungepufferter und gepufferter CMOS-Inverter; a – ungepuffert, b – gepuffert

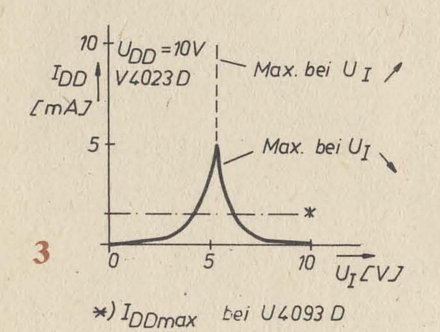


Bild 3
Hohe Speisestromaufnahme bei CMOS-Schaltkreisen im Falle ungünstiger Eingangspegel

Tabelle 20
Funktionstabelle zum *V 4034 D*

Eingänge A7...A0	AE	A/B	P/$\bar{S}$	A/$\bar{S}$	C	IS	Ausgänge B7	B6	B5	B4	B3	B2	B1	B0
X	H	H	H	H	X	X	A7	A6	A5	A4	A3	A2	A1	A0
X	H	H	H	L	L/H	X	A7	A6	A5	A4	A3	A2	A1	A0
X	L	H	H	X	X	X	Ausgänge bleiben im							
X	H	H	H	L	L	X	vorherigen Zustand							
X	X	H	L	X	L/H	X	$B6_{n-1}$ .... $B0_{n-1}$ IS							
X	X	H	L	X	L	X	$B7_{n-1}$ .... $B0_{n-1}$							
B7...B0	**AE**	**A/B**	**P/$\bar{S}$**	**A/$\bar{S}$**	**C**	**IS**	**A7**	**A6**	**A5**	**A4**	**A3**	**A2**	**A1**	**A0**
X	H	L	H	H	X	X	B7 .... B0							
X	H	L	H	L	L/H	X	B7 .... B0							
X	H	L	H	L	L	X	$A7_{n-1}$ .... $A0_{n-1}$							
X	H	L	L	X	L/H	X	$A6_{n-1}$ .... $A0_{n-1}$ IS							
X	H	L	L	X	L	X	$A7_{n-1}$ .... $A0_{n-1}$							
X	L	L	X	X	X	X	Ausgänge mit Tristate-Verhalten							

X = beliebig L oder H

Tabelle 21
Funktionstabelle zum *V 4017 D*

Schritt	Eingänge R	C	$\overline{CE}$	Ausgänge CO	O9	O8	O7	O6	O5	O4	O3	O2	O1	O0
1	H	X	X	H	L	L	L	L	L	L	L	L	L	H
2	L	L/H	L	H	L	L	L	L	L	L	L	L	H	L
3	L	L/H	L	H	L	L	L	L	L	L	L	H	L	L
4	L	L/H	L	H	L	L	L	L	L	L	H	L	L	L
5	L	L/H	L	H	L	L	L	L	L	H	L	L	L	L
6	L	L/H	L	L	L	L	L	L	H	L	L	L	L	L
7	L	L/H	L	L	L	L	L	H	L	L	L	L	L	L
8	L	L/H	L	L	L	L	H	L	L	L	L	L	L	L
9	L	L/H	L	L	L	H	L	L	L	L	L	L	L	L
10	L	L/H	L	L	H	L	L	L	L	L	L	L	L	L
11	L	L/H	L	H	L	L	L	L	L	L	L	L	L	H
12	L	H/L	L	keine Änderung des Zählerstandes										
13	L	X	H											

X = beliebig L oder H; L/H, H/L = Taktflanken

Tabelle 22
Funktionstabelle zum *V 4029 D*

Schritt	Eingänge IP3	IP2	IP1	IP0	PE	$\overline{CI}$	$\overline{B/D}$	$\overline{U/D}$
1	X	X	X	X	H	H	X	X
2	L	L	L	L	H	L	X	L
3	H	L	L	H	H	L	L	H
4	H	H	H	H	H	L	X	H
5	H	L	H	H	H	L	L	H
6	H	H	L	H	H	L	L	H
7	X	X	X	X	L	L	H	X
8	X	X	X	X	L	L	L	X
9	X	X	X	X	L	H	X	X

X = beliebig L oder H

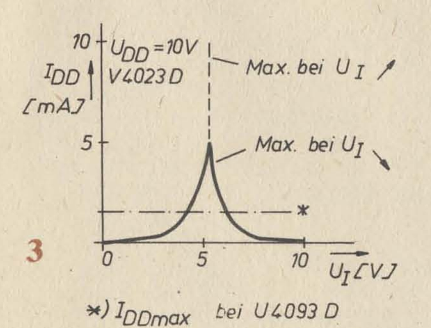
usgänge		
2	O3	O4
X	X	X
1	X	X
2	D1	X
3	D2	D1
e Änderung		
L	L	L

nken

Tabelle 19
Funktionstabelle zum *V 4035 D*

Eingänge				Ausgänge	
	t_{n-1}			t_{n-1}	t_n
C	J	$\bar{K}$	R	Q_{n-1}	Q_n
L/H	L	X	L	L	L
L/H	H	X	L	L	H
L/H	X	L	L	H	L
L/H	H	L	L	Q_{n-1}	$\bar{Q}_{n-1}$
L/H	X	H	L	H	H
H/L	X	X	L	Q_{n-1}	Q_{n-1}
X	X	X	H	X	L

X = beliebig L oder H
L/H, H/L = Taktflanken



3

Bild 3
Hohe Speisestromaufnahme bei CMOS-Schaltkreisen im Falle ungünstiger Eingangspegel

Tabelle 25
Funktionstabelle zum *V 4028 D*

Schritt	Eingänge				Ausgänge									
	I3	I2	I1	I0	O0	O1	O2	O3	O4	O5	O6	O7	O8	O9
1	L	L	L	L	H	L	L	L	L	L	L	L	L	L
2	L	L	L	H	L	H	L	L	L	L	L	L	L	L
3	L	L	H	L	L	L	H	L	L	L	L	L	L	L
4	L	L	H	H	L	L	L	H	L	L	L	L	L	L
5	L	H	L	L	L	L	L	L	H	L	L	L	L	L
6	L	H	L	H	L	L	L	L	L	H	L	L	L	L
7	L	H	H	L	L	L	L	L	L	L	H	L	L	L
8	L	H	H	H	L	L	L	L	L	L	L	H	L	L
9	H	L	L	L	L	L	L	L	L	L	L	L	H	L
10	H	L	L	H	L	L	L	L	L	L	L	L	L	H
11	H	L	H	L	Ausgänge bleiben bei den Schritten 11 bis 16 im Zustand L.									
12	H	L	H	H										
13	H	H	L	L										
14	H	H	L	H										
15	H	H	H	L										
16	H	H	H	H										

Tabelle 21
Funktionstabelle zum *V 4017 D*

Schritt	Eingänge			Ausgänge										
	R	C	$\overline{CE}$	CO	O9	O8	O7	O6	O5	O4	O3	O2	O1	O0
1	H	X	X	H	L	L	L	L	L	L	L	L	L	H
2	L	L/H	L	H	L	L	L	L	L	L	L	L	H	L
3	L	L/H	L	H	L	L	L	L	L	L	L	H	L	L
4	L	L/H	L	H	L	L	L	L	L	L	H	L	L	L
5	L	L/H	L	H	L	L	L	L	L	H	L	L	L	L
6	L	L/H	L	L	L	L	L	L	H	L	L	L	L	L
7	L	L/H	L	L	L	L	L	H	L	L	L	L	L	L
8	L	L/H	L	L	L	L	H	L	L	L	L	L	L	L
9	L	L/H	L	L	L	H	L	L	L	L	L	L	L	L
10	L	L/H	L	L	H	L	L	L	L	L	L	L	L	L
11	L	L/H	L	H	L	L	L	L	L	L	L	L	L	H
12	L	H/L	L	keine Änderung des Zählerstandes										
13	L	X	H											

X = beliebig L oder H; L/H, H/L = Taktflanken

Tabelle 22
Funktionstabelle zum *V 4029 D*

Schritt	Eingänge									Ausgänge				
	IP3	IP2	IP1	IP0	PE	$\overline{CI}$	$\overline{B}$/D	$\overline{U}$/D	C	O3	O2	O1	O0	$\overline{CO}$
1	X	X	X	X	H	H	X	X	X	IP3	IP2	IP1	IP0	H
2	L	L	L	L	H	L	X	L	X	L	L	L	L	L
3	H	L	L	H	H	L	L	H	X	H	L	L	H	L
4	H	H	H	H	H	L	X	H	X	H	H	H	H	L
5	H	L	H	H	H	L	L	H	X	H	L	H	H	L
6	H	H	L	H	H	L	L	H	X	H	H	L	H	L
7	X	X	X	X	L	L	H	X	H	Binärbetrieb				
8	X	X	X	X	L	L	L	X	H	Dezimalbetrieb				
9	X	X	X	X	L	H	X	X	X	vorhandener Zählerstand				

X = beliebig L oder H

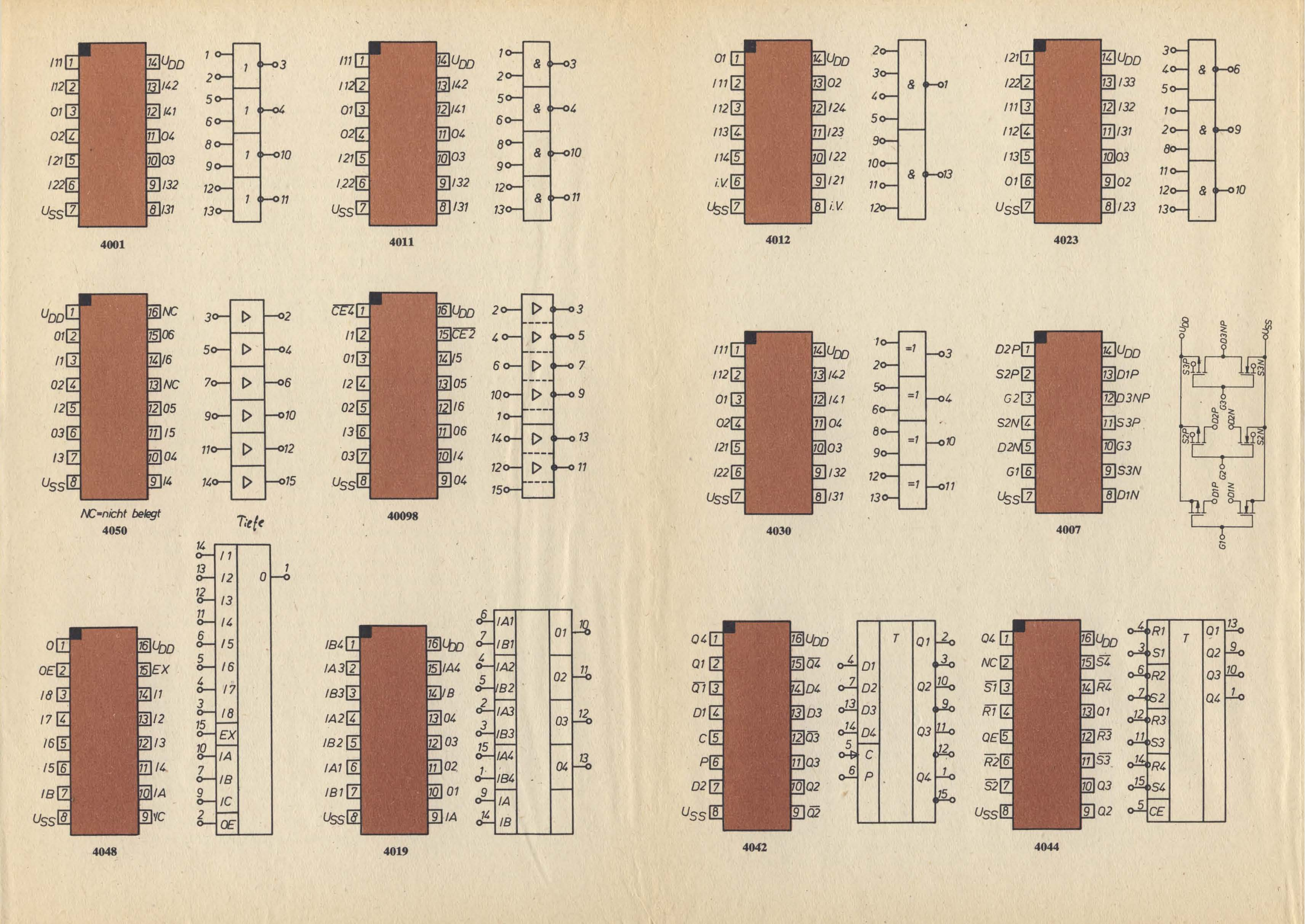
Tabelle 23
Spezielle Daten des *S 40511 D* bei 25 °C

Kenngröße	Symbol	Einstellwerte			Wert, Einheit	
		U_{DD}	U_{OL}	U_{OH}	min.	max.
Ruhestrom	I_{DD}	5 V				150 µA
		15 V				600 µA
L-Ausgangsstrom	I_{OL}	5 V	0,5 V		0,5 mA	
		15 V	1,5 V		3,4 mA	
L-Ausgangsspannung	U_{OL}		I_{OL} = 1 µA			0,05 V
H-Ausgangsspannung	U_{OH}	5 V 15 V	I_{OH} = 20 mA		3,1 V 13,5 V	
Eingangsreststrom	I_{IR}					1 µA

Tabelle 24
Funktionstabelle zum *U 40511 D*

Schr.	Eingänge							Ausgänge							Anzeige
	$\overline{LE}$	$\overline{BI}$	$\overline{LT}$	I3	I2	I1	I0	O1	O2	O3	O4	O5	O6	O7	
1	L	H	H	L	L	L	L	★	★	★	★	★	★		0
2	L	H	H	L	L	L	H		★	★					1
3	L	H	H	L	L	H	L	★	★		★	★		★	2
4	L	H	H	L	L	H	H	★	★	★	★			★	3
5	L	H	H	L	H	L	L		★	★			★	★	4
6	L	H	H	L	H	L	H	★		★	★		★	★	5
7	L	H	H	L	H	H	L	★		★	★	★	★	★	6
8	L	H	H	L	H	H	H	★	★	★					7
9	L	H	H	H	L	L	L	★	★	★	★	★	★	★	8
10	L	H	H	H	L	L	H	★	★	★	★		★	★	9
11	L	H	H	H	L	H	L	★	★	★		★	★	★	A
12	L	H	H	H	L	H	H			★	★	★	★	★	b
13	L	H	H	H	H	L	L	★			★	★	★		C
14	L	H	H	H	H	L	H		★	★	★	★		★	d
15	L	H	H	H	H	H	L	★			★	★	★	★	E
16	L	H	H	H	H	H	H	★				★	★	★	F
17	X	L	H	X	X	X	X								aus
18	X	X	L	X	X	X	X	★	★	★	★	★	★	★	8
	H	H	H	X	X	X	X	Die im Latch gespeicherten Daten werden dekodiert. Latch führt die Eingangsbelegung, die beim letzten L/H-Übergang des LE-Steuersignals vorlag.							

X = beliebig L oder H; ★ = Ausgang aktiv (hohes Potential)



I11 1
I12 2
O1 3
O2 4
I21 5
I22 6
USS 7
14 UDD
13 I42
12 I41
11 O4
10 O3
9 I32
8 I31
4001
4011
4012
4023
NC=nicht belegt
4050
Tiefe
40098
4030
4007
4048
4019
4042
4044

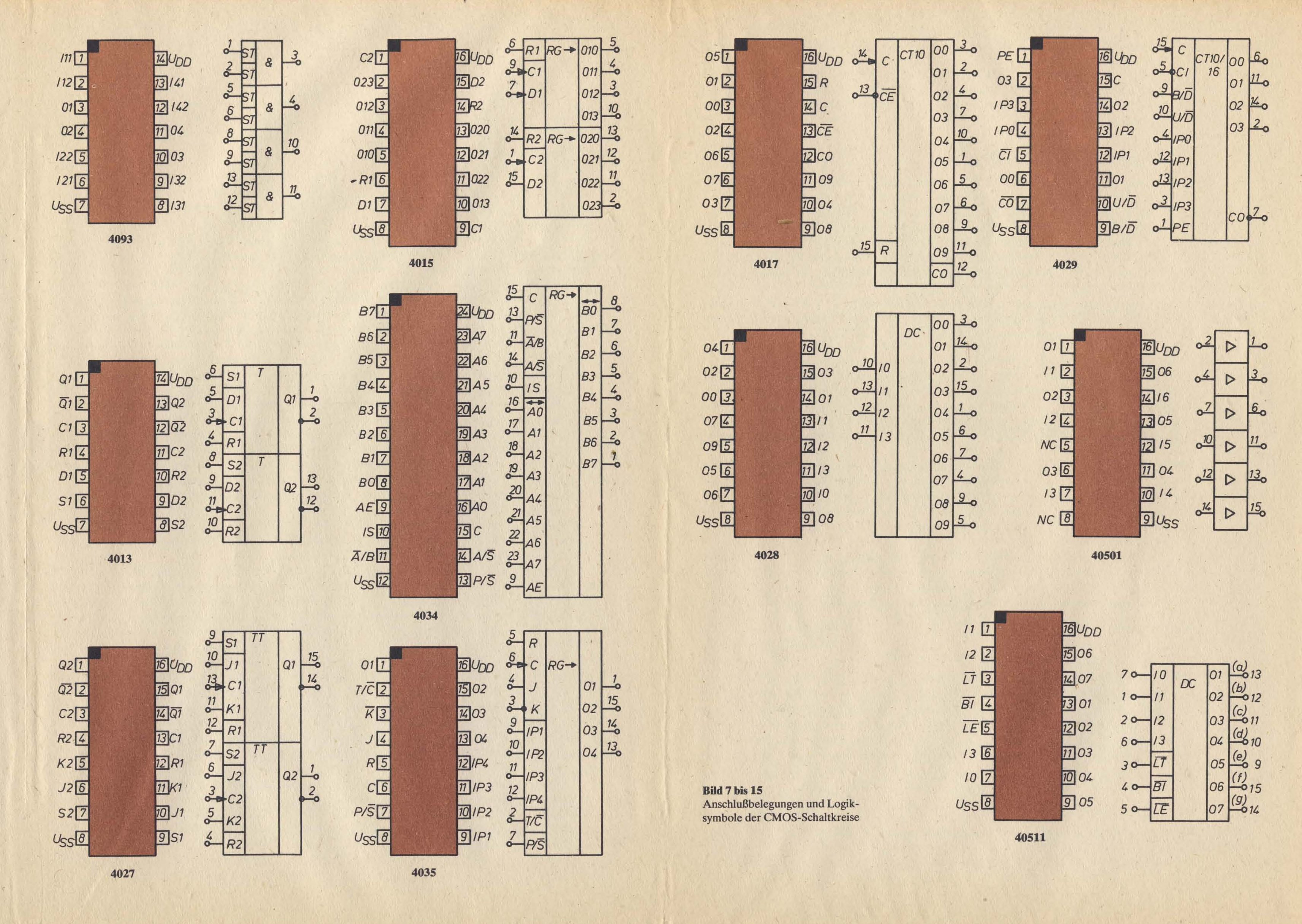


Bild 7 bis 15
Anschlußbelegungen und Logiksymbole der CMOS-Schaltkreise

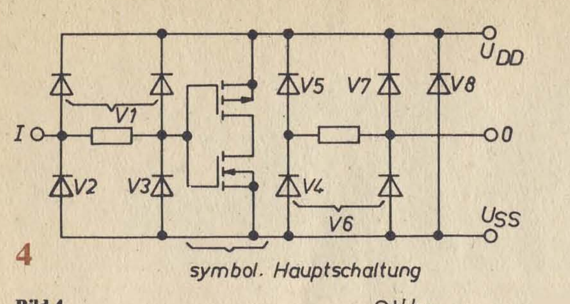


Bild 4
Integrierte Schutzbeschaltung moderner CMOS-Digitalschaltkreise

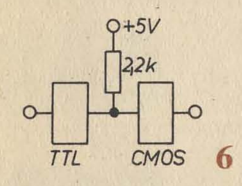


Bild 6
»Pull-up«-Widerstand hebt bei auf H liegendem TTL-Ausgang dessen Spannung auf einen für die CMOS-Schaltung ausreichenden H-Pegel an

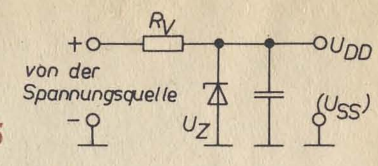


Bild 5
Schutzschaltung gegen Spannungsspitzen. Sie ist bei Bedarf 1 × je Leiterplatte vorzusehen

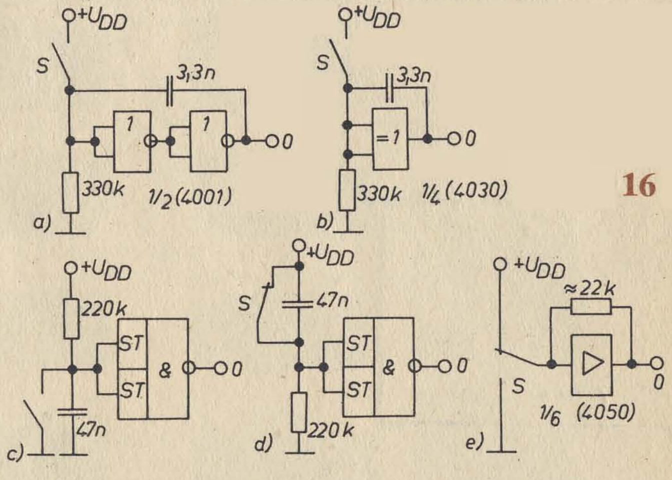
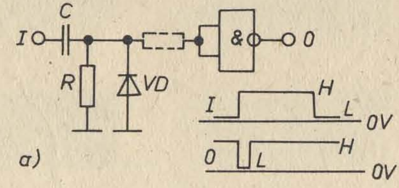


Bild 16
Möglichkeiten für das Entprellen von Schaltern; a – mit NOR-Gattern, b – mit Exklusiv-OR-Gatter, c – mit Schmitt-Trigger für Schließer, d – mit Schmitt-Trigger für Öffner, e – mit Puffer für Umschalter (bei b unteren Eingang direkt an Masse!)



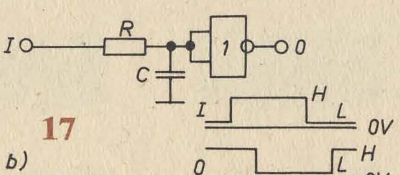


Bild 17
Impulsbeeinflussung; a – Impulsverkürzung mit Differenzierglied, b – Impulsverzögerung mit Integrierglied

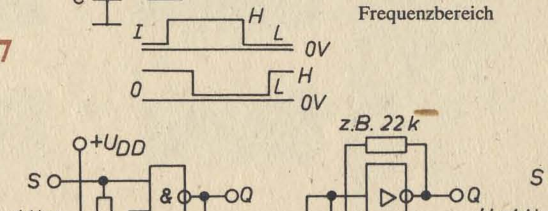


Bild 18
Frequenzverdopplung in einem durch R und C bestimmten Frequenzbereich

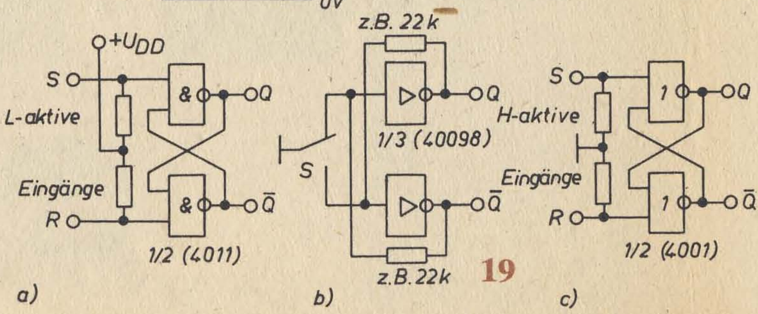


Bild 19
Flip-Flop-Schaltungen in CMOS; a – mit NAND, b – mit Inverter (nur in dieser Technik möglich!), c – mit NOR

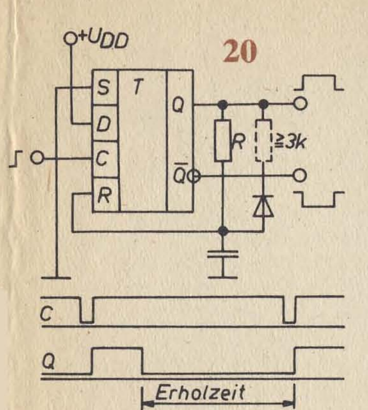


Bild 20
Monoflop mit D-Flip-Flop

Bild 21
Frequenzteiler; a – mit D-Flip-Flop, b – mit JK-Flip-Flop

Bild 22
Netzausfallmelder, wahlweise mit Sofortton oder (ohne Hilfsbatterie) mit Blinken nach Wiederkehr der Spannung;
a – Stromlaufplan, b – Leiterbild, c – Bestückungsplan,
Diode bei a vor B, wenn Puffern nicht erwünscht. Bemerkung unter 9. beachten!

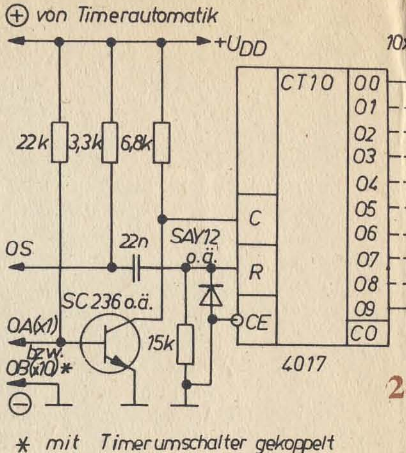
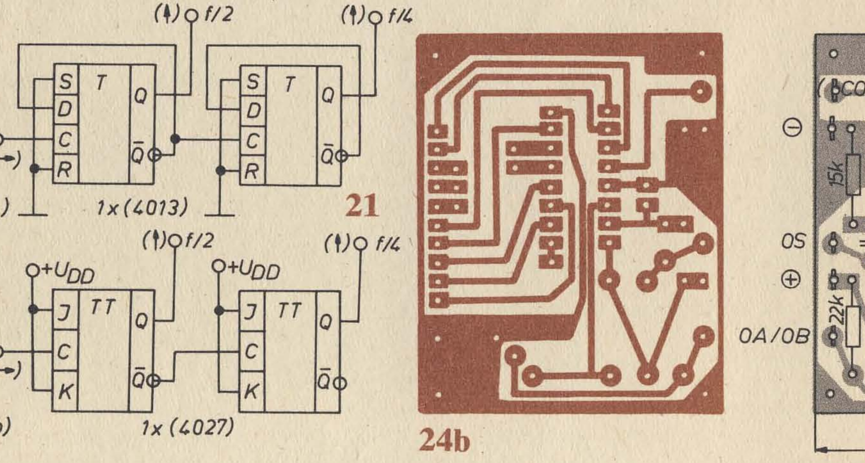
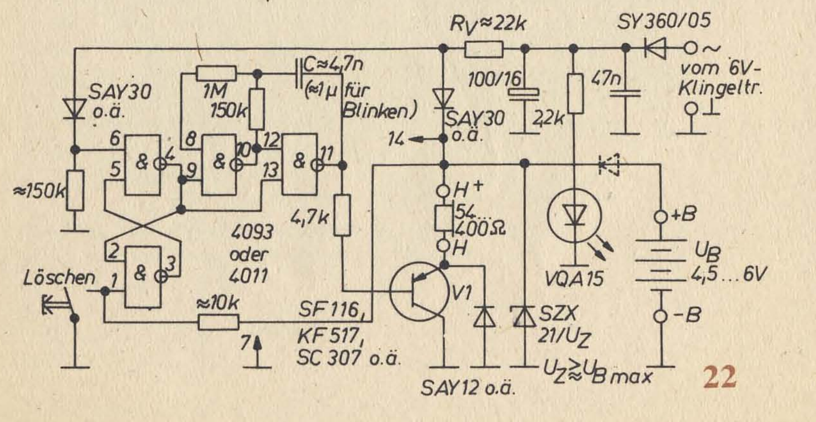
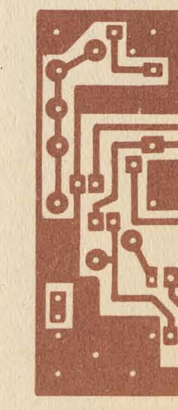


Bild 23
Variante »Blinken« zu Bild 22







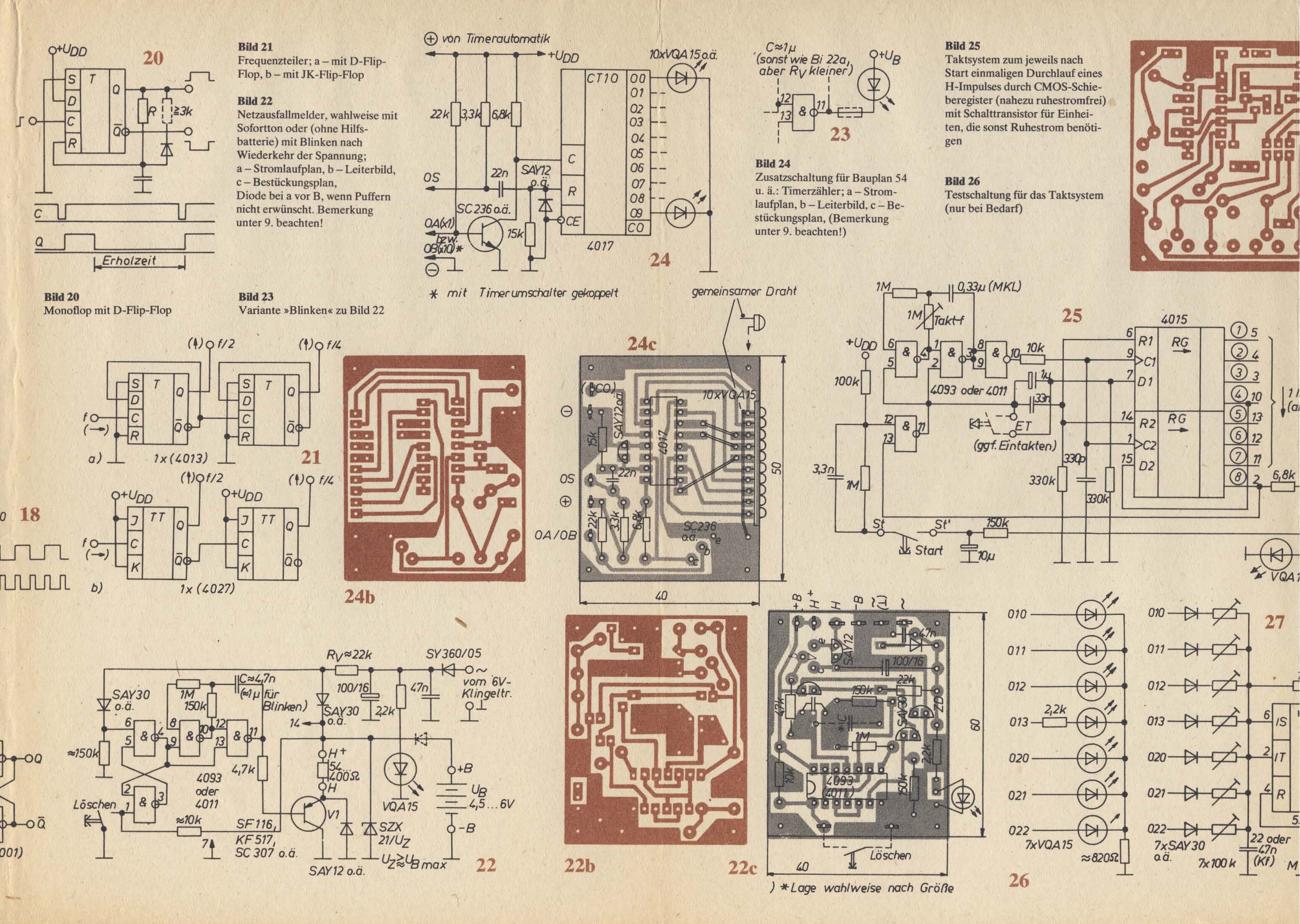


Bild 20
Monoflop mit D-Flip-Flop

Bild 21
Frequenzteiler; a – mit D-Flip-Flop, b – mit JK-Flip-Flop

Bild 22
Netzausfallmelder, wahlweise mit Sofortton oder (ohne Hilfsbatterie) mit Blinken nach Wiederkehr der Spannung; a – Stromlaufplan, b – Leiterbild, c – Bestückungsplan, Diode bei a vor B, wenn Puffern nicht erwünscht. Bemerkung unter 9. beachten!

Bild 23
Variante »Blinken« zu Bild 22

Bild 24
Zusatzschaltung für Bauplan 54 u. ä.: Timerzähler; a – Stromlaufplan, b – Leiterbild, c – Bestückungsplan, (Bemerkung unter 9. beachten!)

Bild 25
Taktsystem zum jeweils nach Start einmaligen Durchlauf eines H-Impulses durch CMOS-Schieberegister (nahezu ruhestromfrei) mit Schalttransistor für Einheiten, die sonst Ruhestrom benötigen

Bild 26
Testschaltung für das Taktsystem (nur bei Bedarf)

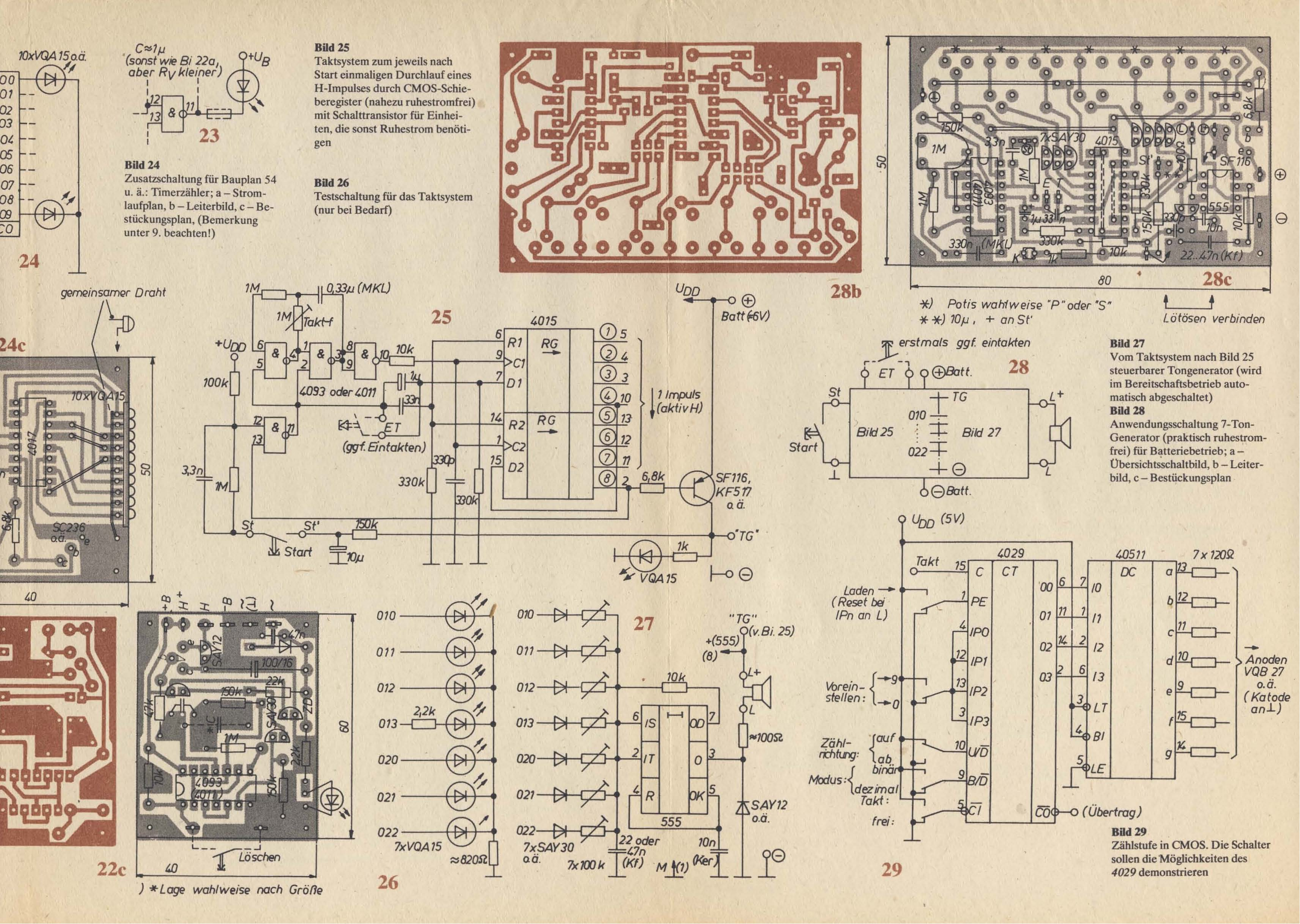


Bild 24
Zusatzschaltung für Bauplan 54 u. ä.: Timerzähler; a – Stromlaufplan, b – Leiterbild, c – Bestückungsplan, (Bemerkung unter 9. beachten!)

Bild 25
Taktsystem zum jeweils nach Start einmaligen Durchlauf eines H-Impulses durch CMOS-Schieberegister (nahezu ruhestromfrei) mit Schalttransistor für Einheiten, die sonst Ruhestrom benötigen

Bild 26
Testschaltung für das Taktsystem (nur bei Bedarf)

Bild 27
Vom Taktsystem nach Bild 25 steuerbarer Tongenerator (wird im Bereitschaftsbetrieb automatisch abgeschaltet)

Bild 28
Anwendungsschaltung 7-Ton-Generator (praktisch ruhestromfrei) für Batteriebetrieb; a – Übersichtsschaltbild, b – Leiterbild, c – Bestückungsplan

Bild 29
Zählstufe in CMOS. Die Schalter sollen die Möglichkeiten des *4029* demonstrieren